

<<大规模可编程逻辑器件与数字系统设计>>

图书基本信息

书名：<<大规模可编程逻辑器件与数字系统设计>>

13位ISBN编号：9787810127776

10位ISBN编号：7810127772

出版时间：1998-06

出版时间：北京航空航天大学出版社

作者：杨晖

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<大规模可编程逻辑器件与数字系统设计>>

内容概要

内容简介

90年代,大规模可编程逻辑器件和电子设计自动化(EDA)技术已经逐渐成为电子系统设计者的主要设计手段,传统的设计方法逐渐被淘汰。

今天,作为电子工程师,学习和掌握EDA技术已势在必行。

本书系统地介绍大规模可编程逻辑器件、EDA设计工具和数字系统设计方法。

主要内容包括三个

部分:Lattice公司的ispLSI器件和Xilinx公司的FPGA器件的结构原理;Synario软件的使用方法;数字系统的模块设计和系统集成方法。

全书内容详细、图文并茂、由浅入深,并配有几十个设计实例和十八个实验。

既可作为高等院校可编

程逻辑器件和数字系统设计课程的本科生教材,也可作为电子工程技术人员的技术参考书和EDA设计入门读物。

书籍目录

目录

第一章 绪论

1.1引言

1.2可编程逻辑器件及EDA技术的发展史

习题

第二章 可编程逻辑器件基础

2.1可编程逻辑器件的分类

2.1.1可编程逻辑器件的集成度分类

2.1.2可编程逻辑器件的其它分类方法

2.2PLD类器件的基本结构

2.2.1与或阵列

2.2.2宏单元

2.3FPGA的基本结构

2.3.1查找表型FPGA的结构

2.3.2多路开关型FPGA的结构

2.3.3多级与非门型FPGA的结构

2.4可编程元件

2.4.1熔丝开关和反熔丝开关

2.4.2浮栅编程技术

2.4.3SRAM配置存储器

2.5先进的可编程逻辑器件的编程和测试技术

2.5.1在系统可编程技术

2.5.2边界扫描测试技术

习题

第三章 Lattice公司的ispLSI系列器件

3.1ispLSI系统器件概述

3.1.1ispLSI系列器件的介绍

3.1.2iSpLSI系列器件的主要技术特性

3.2ispLSI器件的结构原理

3.2.1ispLSI1000/1000E 系列器件

3.2.2ispLSI2000系列器件

3.2.3ispLSI3000系列器件

3.2.4ispLSI6000系列器件

3.3ispLSI1016芯片介绍

3.3.1ispLSI1016的结构和特点

3.3.2ispLSI1016的主要性能指标和封装

3.3.3功耗和时延模型

3.4isp器件的编程

3.4.1器件编程元件的物理布局

3.4.2ISP编程接口

3.4.3多个ISP器件编程的配置方式

3.4.4ISP状态机

3.4.5编程的定时关系

习题

第四章 Xilinx公司的FPGA

<<大规模可编程逻辑器件与数字系统设计>>

- 4.1 Xilinx公司的FPGA简介
- 4.2 FPGA的结构原理
 - 4.2.1 XC2000系列的LCA结构
 - 4.2.2 XC3000系列的LCA结构
 - 4.2.3 XC4000系列的LCA结构
 - 4.2.4 内部晶体振荡器
- 4.3 FPGA的配置
 - 4.3.1 工作模式
 - 4.3.2 配置流程
- 4.4 FPGA的主要性能参数
 - 4.4.1 Xilinx的FPGA的产品型号命名及意义
 - 4.4.2 FPGA的性能参数
 - 4.4.3 FPGA的封装形式及管脚说明

习题

第五章 器件设计

5.1 概述

5.1.1 大规模可编程逻辑器件的设计流程

5.1.2 设计软件介绍

5.2 Synario设计环境和基本操作

5.2.1 Synario软件环境

5.2.2 基本命令

5.2.3 设计流程

5.3 设计输入、设计实现和设计仿真

5.3.1 创建一个新的项目

5.3.2 输入电路图

5.3.3 输入ABEL文件

5.3.4 建立顶层设计文件

5.3.5 编译和设计实现

5.3.6 仿真设计

5.4 编程软件的使用方法

习题

第六章 ABEL硬件描述语言

6.1 ABEL语言元素

6.1.1 字符和数

6.1.2 运算符、表达式与方程

6.1.3 其它元素

6.2 语言结构

6.2.1 基本结构

6.2.2 模块语句和标题语句

6.2.3 DECLARATIONS定义段

6.2.4 逻辑描述

6.2.5 TESTVECTORS测试向量表

6.3 DIRECTIVES指示字

习题

第七章 数字系统设计方法

7.1 设计方法基础

7.1.1 数字系统设计流程

<<大规模可编程逻辑器件与数字系统设计>>

- 7.1.2基本方法
- 7.1.3设计准则
- 7.2组合逻辑电路设计
 - 7.2.1编码器及译码器
 - 7.2.2多路数据选择器/多路分配器
 - 7.2.3比较器
 - 7.2.4加法器
- 7.3寄存器逻辑电路设计
 - 7.3.1基本触发器和寄存器
 - 7.3.2计数器
 - 7.3.3移位寄存器
- 7.4状态机设计
 - 7.4.1状态机的基本结构和功能
 - 7.4.2状态机的表示方法
 - 7.4.3状态机设计
- 7.5输入/输出接口电路
- 7.6测试向量
 - 7.6.1测度向量
 - 7.6.2编写测试向量的技巧
- 7.7数字系统设计示例：数字跑表
 - 7.7.1系统设计和功能分割
 - 7.7.2模块设计
 - 7.7.3设计实现
- 习题
- 思考题
- 第八章 大规模可编程逻辑器件的应用
 - 8.1CPLD和FPGA在微机系统中的应用
 - 8.1.1地址译码器
 - 8.1.2总线仲裁器
 - 8.1.3DRAM控制器
 - 8.1.4多功能模块
 - 8.2大规模可编程器件在通信领域内的应用
 - 8.2.1高速数字鉴相器
 - 8.2.2高速数字相关器
 - 8.2.3利用ISP器件实现可编程PCM采编器
 - 8.3在数字信号处理技术（DSP）领域中的应用
 - 8.3.1快速加法器设计
 - 8.3.2快速乘法器设计
 - 8.3.3FIR有限冲击响应滤波器
- 习题
- 思考题
- 第九章 数字电路和数字系统实验
 - 9.1实验一 基本门电路实验
 - 9.2实验二 3/8译码器实验
 - 9.3实验三 BCD/七段显示译码器实验
 - 9.4实验四 计数器实验
 - 9.5实验五 模拟74LS160计数器实验

9.6实验六 交通灯控制器

9.7实验七 乒乓球游戏机

9.8实验八 扫描数码显示器

9.9实验九 频率计

9.10实验十 数字钟

第十章 综合数字系统设计实验

10.1实验一 地址译码器

10.2实验二 总线仲裁器

10.3实验三 接口电路模块

10.4实验四 16位高速相关器

10.5实验五 PCM采编器

10.6实验六 加法器

10.7实验七 乘法器设计

10.8实验八 FIR有限冲击响应滤波器

附录A ISP数字电路/数字系统实验板介绍

附录B Synario软件使用技巧

附录C GDS器件的开发

参考文献

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>