

<<数字电路EDA设计>>

图书基本信息

书名：<<数字电路EDA设计>>

13位ISBN编号：9787560625379

10位ISBN编号：7560625371

出版时间：2011-5

出版时间：顾斌、姜志鹏、刘磊 西安电子科技大学出版社 (2011-05出版)

作者：顾斌，等编

页数：188

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字电路EDA设计>>

内容概要

顾斌, 刘磊等主编的《数字电路EDA设计(第2版)》以提高高校学生的数字电子系统工程设计能力为宗旨, 对EDA技术基本知识、可编程逻辑器件的原理、硬件描述语言及其编程方法和数字电路EDA设计方法作了系统介绍。

本书的特点是语言精练, 实例丰富, 深入浅出, 注重实用, 适合广大高职院校学生的特点和教学改革方向。

《数字电路EDA设计(第2版)》共分6章, 第1章为绪论, 介绍EDA技术的基本知识; 第2章以国内市场占有率最高的两类芯片, 即Altera公司和Xilinx公司的典型芯片为例, 介绍了CPLD与FPGA的基本原理; 第3章介绍数字电路EDA开发工具, 包含目前业界常用的工具软件ModelSim与Quartus 的使用, 以及二者联合使用的方法; 第4章介绍了VHDL基本语法, 并以具体实例解析VHDL的编程思想。第5章介绍基本逻辑电路的EDA实现方法, 从语言编程、软件仿真、硬件验证三大步骤, 对各类基本逻辑电路的EDA实现方法作了详细的阐述; 第6章是典型数字系统设计, 通过丰富实用的典型案例介绍多种数字系统的设计方法。

《数字电路EDA设计(第2版)》可作为高等职业院校电子类、通信类、电气类、计算机技术类等工科专业学生的数字逻辑电路、VHDL程序设计、EDA技术等相关课程的。

<<数字电路EDA设计>>

书籍目录

第1章 绪论1.1 概述1.2 EDA技术的应用领域1.3 EDA的设计步骤1.4 TPOP-DOWN设计方法1.5 硬件描述语言1.5.1 ABEL-HDL1.5.2 Verilog-HDL1.5.3 VHDL1.5.4 Verilog-HDL和VHDL的比较1.6 可编程逻辑器件开发工具1.6.1 ispLEVER1.6.2 ISE1.6.3 Quartus 1.7 IP核概述第2章 CPLD、FPGA芯片结构2.1 Altera公司CPLD芯片2.1.1 概述2.1.2 功能描述2.1.3 逻辑阵列块2.1.4 用户Flash存储区2.2 Xilinx公司Virtex-5系列FPGA2.2.1 概述2.2.2 可配置逻辑块CLB2.2.3 输入输出模块IOB2.2.4 Block RAM习题第3章 数字电路EDA开发工具3.1 ModelSim的设计过程3.1.1 新建工程与源文件3.1.2 ModelSim仿真3.2 Quartus 的设计过程3.2.1 设计输入3.2.2 编译3.2.3 编译前的约束设置3.2.4 仿真前的参数设置3.2.5 仿真3.2.6 引脚分配3.3 Quartus 与ModelSim联合仿真3.3.1 存储器初始化文件3.3.2 MegaWizard Plus-In Manager定制ROM3.3.3 Quartus 与ModelSim联合仿真习题第4章 VHDL语言4.1 VHDL概述4.1.1 VHDL的特点4.1.2 VHDL语言的程序结构4.1.3 VHDL程序的一般结构4.2 实体定义相关语句4.2.1 类属参数说明语句4.2.2 端口说明语句4.3 结构体及子结构语句4.3.1 结构体的格式及构造4.3.2 子结构之块(BLOCK)语句结构4.3.3 子结构之进程(PROCESS)语句结构4.3.4 子结构之子程序FUNCTION语句结构4.3.5 子结构之子程序PROCEDURE语句结构4.4 程序包、库及配置4.4.1 程序包4.4.2 库4.4.3 配置4.5 VHDL的并行语句4.5.1 简单信号赋值语句4.5.2 选择信号赋值语句4.5.3 条件信号赋值语句4.5.4 元件例化语句4.5.5 生成语句4.6 VHDL中的顺序语句4.6.1 顺序赋值语句4.6.2 IF语句4.6.3 CASE语句4.6.4 WAIT语句4.6.5 LOOP语句4.7 VHDL语言的客体及其分类4.7.1 常数4.7.2 变量4.7.3 信号4.8 VHDL语言的标准数据类型4.8.1 位4.8.2 位矢量4.8.3 布尔量4.8.4 整数4.8.5 实数4.8.6 字符4.8.7 字符串4.8.8 时间4.8.9 错误等级4.9 VHDL用户定义的数据类型4.9.1 枚举类型4.9.2 整数类型4.9.3 数组4.9.4 用户自定义子类型4.10 VHDL语言的运算操作符4.10.1 逻辑运算符4.10.2 算术运算符4.10.3 关系运算符习题第5章 基本数字电路的EDA实现5.1 基本门电路的设计5.2 触发器的设计5.3 编码器的设计5.3.1 BCD编码器5.3.2 格雷码编码器5.4 译码器的设计5.4.1 二进制译码器5.4.2 数码显示译码器5.5 计数器的设计5.5.1 带使能、清零、预置功能的计数器5.5.2 可逆计数器5.5.3 进制计数器5.6 移位寄存器的设计5.6.1 串入串出移位寄存器5.6.2 同步预置串行输出移位寄存器5.6.3 循环移位寄存器5.6.4 双向移位寄存器5.7 有限状态机的设计5.7.1 莫尔型状态机5.7.2 米里型状态机5.7.3 Quartus 观察状态转换图习题第6章 典型数字系统设计6.1 分频电路6.1.1 偶数分频6.1.2 奇数分频6.1.3 X.5分频6.1.4 6.5分频器的硬件验证6.2 交通灯控制器6.2.1 交通灯控制器的功能描述6.2.2 交通灯控制器的实现6.2.3 交通灯控制器的VHDL程序6.2.4 交通灯控制器的硬件验证6.3 数字频率计6.3.1 测频原理6.3.2 频率计的组成结构分析6.3.3 频率计的VHDL程序6.3.4 频率计的仿真结果6.3.5 频率计的硬件验证6.4 实用数字钟电路6.4.1 分频模块6.4.2 时钟产生模块6.4.3 数码管显示驱动模块6.4.4 数字钟的硬件验证6.5 LCD接口控制电路6.5.1 1602字符LCM的内部存储器6.5.2 1602字符LCM的引脚6.5.3 1602 LCM指令系统6.5.4 1602 LCM控制过程6.5.5 1602显示的硬件验证6.6 串口通信6.6.1 异步串口数据传送格式6.6.2 用VHDL描述RS-232C串口6.6.3 串口通信的VHDL程序仿真结果6.6.4 串口通信的硬件验证6.7 2FSK信号产生器6.7.1 FSK基本原理6.7.2 2FSK信号产生器6.7.3 2FSK信号产生器的VHDL描述6.7.4 2FSK的仿真结果6.7.5 2FSK的硬件验证习题附录一 实验电路板结构图附录二 实验板电气原理图附录三 实验板EPM240管脚定义表参考文献

<<数字电路EDA设计>>

章节摘录

版权页：插图：5.正弦信号的产生由于正弦波形式简单，便于产生与接收，所以大多数数字通信系统都选择正弦信号作为载波。

本实例的受调载波即采用正弦信号。

用数字电路和DAC变换器可以产生要求的模拟信号。

根据抽样定理可知，当用模拟信号最大频率两倍以上速率对该模拟信号采样时，便可将原模拟信号不失真地恢复出来。

本例要求得到的是两个不同频率的正弦信号，实验中对正弦波每个周期采样100个点，即采样速率为原正弦信号频率的100倍，因此完全可以在接收端将原正弦信号不失真地恢复出来，从而可以在接收端对FSK信号正确地解调。

经D/A转换后，可以在示波器上观察到比较理想的波形。

本实验中每个采样点采用8位量化编码，即8位分辨率。

采样点的个数与分辨率的大小主要取决于CPLD/FPGA器件的容量，其中分辨率的高低还与DAC的位数有关。

实验表明，采用8位分辨率和每周期100个采样点可以满足一般的实验要求。

具体的正弦信号产生器可以用状态机来实现。

按前面的设计思路，本实现方案共需100个状态，每个状态输出一个正弦周期中某个时刻的正弦值。

状态机共有8位输出（DACdata7至DACdata0），经DAC变换为模拟信号输出。

为得到一个纯正弦波形，应在DAC的输出端加上一个低通滤波器，由于本例仅观察FSK信号，因此省去了低通滤波器。

<<数字电路EDA设计>>

编辑推荐

《数字电路EDA设计(第2版)》是普通高等教育“十一五”国家级规划教材。

<<数字电路EDA设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>