

<<数字系统设计基础>>

图书基本信息

书名：<<数字系统设计基础>>

13位ISBN编号：9787560624020

10位ISBN编号：7560624022

出版时间：2010-5

出版时间：西安电子科技大学出版社

作者：毛永毅 主编

页数：292

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字系统设计基础>>

前言

本书是依据高等院校数字电子技术课程教学内容的的基本要求，结合综合型人才培养目标和教学特点以及作者多年的教学实践，为适应我国高等教育的新形势而编写的。

全书共10章，总授课时间大约为80学时。

数字电子技术是一门重要的专业基础课，也是一门发展最快、应用最广的学科。

本书侧重阐明基本物理概念，电路的工作原理和分析、设计方法。

在编写过程中，作者力求做到深入浅出、思路清晰、重点突出，对基本理论、分析和设计方法等均进行了总结并附上例题，期望使读者易于理解和接受，以提高学习效率和质量。

本书的主要内容安排如下：第1、2章包括了逻辑代数的基本概念、公式和定理、逻辑函数的描述方法及化简方法等；第3章为逻辑门电路，着重介绍了TTL和CMOS逻辑门电路；第4章介绍了组合逻辑电路的分析方法和设计方法，同时介绍了若干常用组合逻辑电路及MSI组合电路模块的功能及应用，包括编码器、译码器、加法器、比较器、数据选择器等；第5章介绍了触发器的电路结构和工作特点、触发器的逻辑功能和分类以及不同逻辑功能触发器间的转换方法等；第6章首先介绍了时序逻辑电路的基本结构和特点，然后讲述了时序逻辑电路的分析方法和设计方法，计数器、寄存器和移位寄存器型计数器等常用时序逻辑电路的基本概念、工作原理和逻辑功能，同时还介绍了它们的典型MSI模块及应用；第7章介绍了硬件描述语言Verilog HDL语言的基本结构、基本语句和设计流程等基础知识；第8章系统介绍了存储器和可编程逻辑器件基本电路结构及其基本应用；第9章主要介绍了用门电路组成的脉冲电路及集成脉冲电路；第10章系统讲述了数/模转换和模/数转换的基本原理和常见的典型电路。

通过本书的学习，读者可掌握数字电路和脉冲电路的基本原理和分析设计方法，能对常见的小、中、大规模集成电路进行分析、设计和应用，并能初步掌握用可编程器件进行数字系统设计的方法。

本书由毛永毅教授、杜慧敏教授和师亚莉副教授合作编写。

毛永毅教授任主编，负责全书的统稿与定稿。

第1~4章由师亚莉编写，第7、8章由杜慧敏编写，第5、6、9、10章由毛永毅编写。

在本书的编写过程中，得到了西安邮电学院领导和同事们的大力支持和帮助，在此表示衷心的感谢。

由于作者水平有限，书中难免存在不妥和错误之处，恳请广大读者批评指正。

<<数字系统设计基础>>

内容概要

本书是依据高等院校数字电子技术课程教学内容的基本要求，结合综合型人才培养目标和教学特点以及作者多年的教学实践，为适应我国高等教育的新形势而编写的。

本书侧重阐明基本物理概念，电路的工作原理和分析、设计方法。

对基本理论、分析和设计方法等均进行了总结并附上例题，期望使读者易于理解和接受，以提高学习效率和质量。

通过本书的学习，读者可掌握数字电路和脉冲电路的基本原理和分析设计方法，能对常见的小、中、大规模集成电路进行分析、设计和应用，并能初步掌握用可编程器件进行数字系统设计的方法。

<<数字系统设计基础>>

书籍目录

第1章 绪论	1.1 数字信号	1.2 数制	1.3 不同进制数的转换	1.4 二—十进制常用代码	1.5 算术运算与逻辑运算	1.6 数字电路及其发展	习题第2章 逻辑代数与逻辑函数	2.1 逻辑代数
	2.1.1 三种基本逻辑	2.1.2 基本逻辑运算	2.2 逻辑代数的常用公式和规则	2.2.1 逻辑代数基本公式	2.2.2 逻辑代数的三个规则	2.2.3 逻辑代数常用公式	2.3 逻辑函数及其表示方法	2.3.1 逻辑函数
	2.3.2 逻辑函数表示方法	2.3.3 逻辑函数相等	2.3.4 逻辑函数的两种标准形式	2.4 逻辑函数的化简	2.4.1 公式化简法	2.4.2 卡诺图化简法	习题第3章 集成逻辑门	3.1 晶体管的开关特性
	3.1.1 晶体二极管的开关特性	3.1.2 晶体三极管的开关特性	3.1.3 关于高低电平的概念及状态赋值	3.2 TTL集成逻辑门	3.2.1 TTL逻辑门电路	3.2.2 TTL与非门的主要外部特性	3.2.3 TTL其它门电路	3.2.4 TTL门电路的改进
	3.3 MOS逻辑门电路	3.3.1 MOS晶体管	3.3.2 MOS反相器	3.4 CMOS电路	3.4.1 CMOS反相器	3.4.2 CMOS反相器的主要特性	3.4.3 CMOS传输门	3.4.4 CMOS逻辑门电路
	3.4.5 集成门电路使用中的实际问题	习题第4章 组合逻辑电路	4.1 组合逻辑电路分析	4.2 常用组合逻辑电路的介绍	4.2.1 加法器	4.2.2 数值比较器	4.2.3 编码器	4.2.4 译码器
	4.2.5 数据选择器	4.3 单元级组合逻辑电路的分析方法	4.4 组合逻辑电路的设计	4.4.1 采用小规模集成器件设计组合逻辑电路	4.4.2 采用中规模集成器件设计组合逻辑电路	4.5 组合逻辑电路中的竞争与冒险	4.5.1 组合逻辑电路中的竞争与冒险	4.5.2 逻辑险象的识别
	4.5.3 逻辑冒险现象的消除	习题第5章 触发器	5.1 基本RS触发器	5.1.1 与非门组成的基本RS触发器	5.1.2 基本RS触发器功能的描述方法	5.1.3 或非门组成的基本RS触发器	5.2 时钟控制的触发器	5.2.1 钟控RS触发器
	5.2.2 钟控D触发器	5.2.3 钟控J-K触发器	5.2.4 钟控T触发器和T'触发器	5.2.5 电位触发方式的工作特点	5.3 集成触发器	5.3.1 主从触发器	5.3.2 边沿触发器	5.4 触发器的逻辑符号
	习题第6章 时序逻辑电路	6.1 时序逻辑电路概述	6.1.1 时序逻辑电路的特点	6.1.2 时序逻辑电路的分类	6.2 时序逻辑电路的分析	6.2.1 同步时序逻辑电路的一般分析方法	6.2.2 异步时序逻辑电路的一般分析方法	6.3 典型时序逻辑电路的分析
	6.3.1 寄存器和移位寄存器	6.3.2 计数器	6.4 同步时序逻辑电路的设计方法	6.4.1 建立原始状态图和状态表	6.4.2 状态简化	6.4.3 状态分配	6.4.4 选择存储器类型, 确定激励函数和输出函数	6.5 采用小规模集成器件设计同步计数器
	6.6 采用小规模集成器件设计异步计数器	6.7 采用中规模集成器件设计任意进制计数器	6.8 序列信号发生器	6.8.1 反馈移位型序列信号发生器的设计	6.8.2 计数型序列信号发生器的设计	习题第7章 Verilog HDL语言简介	7.1 Verilog HDL语言总体结构	7.2 端口声明与数据类型声明
	7.3 数值的表示	7.4 连续赋值	7.5 模块实例化	7.6 验证设计	7.7 运算符(operator)	7.8 Verilog HDL行为级建模	7.9 任务和函数介绍	7.10 综合设计: 交通信号灯控制器
	7.11 Verilog HDL语言的仿真工具	习题第8章 半导体存储器与可编程逻辑器件	8.1 半导体存储器综述	8.2 易失性存储器	8.3 非易失存储器	8.4 存储器的扩展	8.5 可编程逻辑器件简介	习题第9章 脉冲波形的产生与整形
	9.1 概述	9.1.1 脉冲产生电路和整形电路的特点	9.1.2 脉冲电路的基本分析方法	9.2 555定时器	9.3 单稳态触发器	9.3.1 555定时器构成的单稳触发器	9.3.2 集成单稳态触发器	9.3.3 门电路构成的单稳态触发器
	9.3.4 单稳态触发器的应用	9.4 多谐振荡器	9.4.1 555定时器构成的多谐振荡器	9.4.2 门电路构成的多谐振荡器	9.4.3 多谐振荡器应用举例	9.5 施密特触发器	9.5.1 555定时器构成的施密特触发器	9.5.2 门电路构成的施密特触发器
	9.5.3 施密特触发器的应用	习题第10章 数/模与模/数转换电路	10.1 概述	10.2 D/A转换器	10.2.1 D/A转换器的基本工作原理	10.2.2 D/A转换器的主要电路形式	10.2.3 D/A转换器的主要技术指标	10.2.4 8位集成DAC0832
	10.3 A/D转换器	10.3.1 A/D转换器的基本工作原理	10.3.2 A/D转换器的主要电路形式	10.3.3 A/D转换器的主要技术指标	10.3.4 8位集成ADC0809	习题参考文献		

<<数字系统设计基础>>

章节摘录

6.4.3 状态分配 状态分配是指将状态表中每一个字符表示的状态赋以适当的二进制代码，得到代码形式的状态表（二进制状态表），以便求出激励函数和输出函数，最后完成时序电路的设计。状态分配合适与否虽然不影响触发器的级数，但对所设计的时序电路的复杂程度有一定的影响。一般情况下可遵循如下原则，即符合下列条件的状态应尽可能分配相邻的二进制代码：（1）具有相同次态的现态。

（2）同一现态下的次态。

（3）具有相同输出的现态。

三条原则以第（1）条为主，兼顾第（2）、第（3）条。

6.4.4 选择存储器类型，确定激励函数和输出函数 根据状态表填写次态和输出函数卡诺图，从而求得次态和输出方程组，然后将各状态方程与所选用的触发器的特征方程对比，便可求出激励函数。

这种方法称为状态方程法。

根据得到的激励函数和输出方程即可画出逻辑电路图。

【例6-4】设计一个串行数据检测器，该电路具有一个输入端 x 和一个输出端 z 。输入为一连串随机信号，当连续输入三个或三个以上“1”时，电路输出为1，否则输出为0。

解（1）建立原始状态图。

确定输入变量和输出变量。

设该电路的输入变量为 X ，代表输入串行序列，输出变量为 Z ，表示检测结果。

根据设计命题的要求，可分析出输入 X 和输出 Z 之间的关系为 $X011011111011$ $Z000000111000$

设置状态。

状态是指需要记忆的信息或事件，由于状态编码还没有确定，所以它用字母或符号来表示。

根据题意可知，该电路必须记忆以下几个事件：收到了一个“1”；连续收到了两个“1”；连续收到了三个“1”。

因此，加上初始状态，共需四个状态，并规定如下： S_0 为初始状态，表示电路还没有收到一个有效的“1”。

S_1 表示电路收到了一个“1”的状态。

S_2 表示电路收到了连续两个“1”的状态。

S_3 表示电路收到了连续三个“1”的状态。

<<数字系统设计基础>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>