

## <<实时信号处理系统设计>>

### 图书基本信息

书名：<<实时信号处理系统设计>>

13位ISBN编号：9787560616575

10位ISBN编号：7560616577

出版时间：2006-5

出版时间：西安电子科技大学出版社

作者：苏涛、何学辉、吕林夏/国别：中国大陆

页数：292

字数：444000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## <<实时信号处理系统设计>>

### 内容概要

本书介绍了以数字信号处理技术为核心的实时信号处理系统的设计方法，内容包括高速数字电路设计、数 / 模混合电路的硬件设计、DSP和FPGA等处理器的软 / 硬件设计以及系统设计所应考虑方方面面。

本书可作为通信、雷达和电子工程相关专业的研究生和高年级本科生的教材，也可作为相关领域的科研和工程人员系统掌握实时信号处理系统设计方法的参考书。

## &lt;&lt;实时信号处理系统设计&gt;&gt;

## 书籍目录

第1章 实时信号处理概述 1.1 信号处理的概念 1.2 DSP技术 1.3 实时信号处理 1.4 高速信号处理系统 1.5 处理器的发展现状 1.6 实时信号处理的性质 思考题 第2章 实时信号处理系统的设计流程 2.1 实时信号处理系统的设计框图 2.2 算法仿真 2.3 DSP软件设计方法的变革 2.4 用Matlab仿真DSP软件设计 2.4.1 用Matlab仿真浮点DSP 2.4.2 用Matlab精确仿真定点DSP运算 2.4.3 用Matlab功能仿真定点DSP运算 2.4.4 常用的Matlab函数 2.4.5 Matlab辅助设计应用实例 2.5 定点DSP模块库简介 2.6 Matlab下的DSP集成设计环境 2.6.1 Matlab-DSP集成设计环境下的工具包 2.6.2 Matlab Link for CCS DevelopmentTools简介 2.6.3 CCS Link面向TI DSP的系统级设计方法 2.6.4 Matlab-DSP集成设计实例 思考题 第3章 基本原理和算法 3.1 实时信号处理系统的基本结构 3.2 采样定理 3.2.1 Nyquist采样定理 3.2.2 带通信号采样定理 3.2.3 完全正交信号的采样率 3.3 数字正交采样 3.4 数据格式 3.4.1 浮点数据格式 3.4.2 定点数据格式 3.5 数字滤波器设计 3.6 谱分析和FFT 3.7 卷积和相关的快速算法 3.7.1 卷积运算量 3.7.2 频域法最佳分段长度的选择 3.8 自适应信号处理 3.8.1 闭环自适应系统 3.8.2 开环自适应系统 3.9 矩阵运算 3.10 常用运算 3.11 专用算法 思考题 第4章 信号处理前端和后端设计 4.1 模拟前端 4.1.1 小信号放大 4.1.2 滤波 4.1.3 增益控制 4.1.4 抗混叠滤波 4.2 模拟/数字变换 4.2.1 采样速度 4.2.2 量化位数 4.2.3 量化位数和采样速度的转换 4.2.4 其他因素 4.2.5 ADC的性能指标 4.2.6 设计高品质的ADC电路 4.2.7 ADC的种类和选型 4.2.8 ADC的数字接口 4.3 数字/模拟变换 4.4 信号产生 4.4.1 模拟式振荡信号发生器 4.4.2 数字式信号发生器 4.5 数字、模拟频率 4.6 数字信号预处理 思考题 第5章 处理器的实现方法 5.1 多种数字信号处理器的比较 5.1.1 通用处理器 5.1.2 通用处理器的选择 5.1.3 硬件处理器 5.1.4 软/硬件处理器性能的比较 5.1.5 软/硬件处理器开发手段的比较 5.1.6 其他实现方法 5.2 DSP处理系统的组成和设计 5.3 DSP软件设计 5.4 FPGA的设计应用 5.5 处理器技术的发展趋势 思考题 第6章 多处理器系统设计 6.1 并行处理的必要性 6.1.1 大型并行系统的结构 6.1.2 大规模并行处理器的发展 6.1.3 实时信号处理的需求 6.2 实时并行处理机的构成 6.2.1 并行处理机拓扑结构的分类和选择 6.2.2 并行处理机的互连网络 6.3 并行处理机的性能指标 6.3.1 并行处理机的基本性能指标 6.3.2 影响性能的因素 6.4 实时并行信号处理机的设计与实现 6.4.1 实时性要求 6.4.2 通用性和易维护性 6.4.3 系统设计 思考题 第7章 数据存储和通信 7.1 运算和I/O的平衡 7.1.1 运算和I/O 7.1.2 数据采样率和数据量 7.1.3 处理单元个数 7.1.4 解决I/O瓶颈的软件途径 7.1.5 解决I/O瓶颈的硬件途径 7.2 运算和I/O的并行 7.3 数据通信方式 7.3.1 数据通信分类 7.3.2 总线的性能 7.3.3 总线标准的发展 7.3.4 总线的比较与演变 7.4 各种类型的存储器 7.4.1 存储器种类 7.4.2 等待模式 7.4.3 软等待访问模式 7.4.4 硬等待访问模式 7.4.5 软等待和硬等待 7.5 译码和片选 7.6 DSP与存储器接口 7.6.1 DSP与SRAM接口 7.6.2 DSP与EPROM接口 7.6.3 DSP与Flash接口 7.6.4 DSP与快速Flash接口 7.6.5 DSP与多端口存储器的接口 7.6.6 DSP直接与SDRAM接口 7.6.7 DSP扩展SDRAM接口 7.6.8 DSP与同步突发SRAM(SBSRAM)接口 7.7 扩展存储接口方式 7.7.1 地址/数据复用总线 7.7.2 将DSP接口扩展为异步串口 7.7.3 USB通信接口 7.8 DSP与PCI/CPCI总线的连接 思考题 第8章 硬件设计 8.1 电源设计 8.1.1 电源需求 8.1.2 直流稳定电源的种类及选用 8.1.3 线性电源 8.1.4 开关电源 8.1.5 其他类型的变换器 8.1.6 电源用电容器的选择 8.1.7 电源的设计要求 8.1.8 电源的实现方法 8.1.9 开关型变换器的EMC抑制 8.1.10 开关电源PCB和整体布局的设计要点 8.1.11 电源安全设计 8.2 时钟电路 8.2.1 时钟电路的选择原则 8.2.2 时钟电路电源和地的设计 8.2.3 系统时钟与局部时钟 8.2.4 时钟的影响 8.3 电源监控电路和复位电路 8.4 驱动和隔离以及电平转换 8.4.1 驱动和隔离 8.4.2 电平转换 8.5 测试和自检 8.5.1 信号检测 8.5.2 自检功能 8.6 高速电路设计的特殊性 8.7 传输线效应 8.7.1 串行端接 8.7.2 并行端接 8.8 信号完整性 8.8.1 信号完整性问题的起因、种类及表现 8.8.2 信号完整性分析模型 8.8.3 信号完整性分析 8.8.4 信号完整性问题的解决方法 8.9 电磁兼容性 8.9.1 电磁干扰的要素及其种类 8.9.2 电路内干扰 8.9.3 外界干扰 8.10 模/数混合电路 8.10.1 模拟地和数字地 8.10.2 采样时钟 8.10.3 模/数系统的布局 8.10.4 模/数混合电路的设计要点 8.11 PCB的设计要点 8.11.1 电源设计 8.11.2 地线设计 8.11.3 重要信号线的设计 8.11.4 时钟电路干扰及其抑制 8.11.5 高速电路设计系统中的非理想因素 8.11.6 电磁兼容性设计 8.11.7 PCB的抗干扰措施

## &lt;&lt;实时信号处理系统设计&gt;&gt;

8.11.8 器件建库和BGA设计 8.11.9 电路设计工具 8.11.10 电路调试 思考题 第9章 软件设计 9.1 软件设计的范畴 9.2 算法仿真 9.3 程序设计的一般框架 9.4 DSP的软件开发工具 9.4.1 代码生成及调试工具 9.4.2 软件仿真器 9.4.3 硬件仿真器 9.4.4 DSP程序设计语言 9.5 DSP的程序设计和优化 9.5.1 DSP的程序设计内容 9.5.2 优化的方法 9.5.3 基于算法的优化措施 9.5.4 基于高级语言的优化措施 9.5.5 基于硬件特点的优化措施 9.5.6 基于代码的优化措施 9.5.7 优化的代价 9.6 操作系统在DSP程序设计中的运用 9.7 DSP系统的测试 9.8 软件和硬件的关系 9.9 软、硬件协同设计 9.9.1 系统描述 9.9.2 系统设计 9.9.3 系统评价 9.9.4 综合实现 思考题 第10章 系统设计的考虑 10.1 折衷设计 10.2 效率和成本以及兼容性 10.3 功耗和散热 10.3.1 降低功耗 10.3.2 散热 10.4 抗干扰设计 10.4.1 硬件抗干扰设计 10.4.2 软件抗干扰设计 10.5 可靠性设计 10.5.1 可靠性的相关定义 10.5.2 元器件的选用 10.5.3 元器件的降额使用 10.5.4 可靠性计算 10.5.5 简化设计 10.5.6 低功耗设计 10.5.7 保护电路设计 10.5.8 灵敏度分析 10.5.9 均衡设计 10.5.10 整机热设计 10.5.11 元器件装配工艺对可靠性的影响 10.6 冗余设计 10.7 加密 10.8 实时信号处理系统的优化设计 10.9 进度估计 思考题 参考文献

<<实时信号处理系统设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>