

<<TMS320F28335DSP原理及开>>

图书基本信息

书名：<<TMS320F28335DSP原理及开发编程>>

13位ISBN编号：9787512406070

10位ISBN编号：751240607X

出版时间：2011-12

出版时间：北京航空航天大学

作者：刘陵顺//高艳丽//张树团//王昉

页数：448

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## <<TMS320F28335DSP原理及开>>

### 内容概要

本书介绍了T1公司最新推出的TMS320F28335

DSP芯片的基本结构、工作原理、应用配制以及示例程序等。

全书共13章，第1章是对TMS320F28335的概述，第2章介绍系统控制与中断，第3章介绍外部接口，第4章介绍。

PWM模块，第5章介绍增强捕捉eCAP模块，第6章介绍增强正交编码脉冲eQEP模块，第7章介绍模数(A / D)转换器，第8章介绍串行外设接1：1(sPI)模块，第9章介绍串行通信接口(scl)模块，第10章介绍。

CAN总线模块，第11章介绍IzC总线，第12章介绍Boot ROM引导模式，第13章介绍直接存储访问(DMA)模块。

本书可作为DSP开发应用的初、中级读者学习TMS320F28335的教材，也可为其他层次的DSP开发应用人员提供参考。

## &lt;&lt;TMS320F28335DSP原理及开&gt;&gt;

## 书籍目录

## 第1章 TMS320F28335 DSP概述

- 1.1 TMS320F28335性能
- 1.2 TMS320F28335封装与引脚描述
  - 1.2.1 引脚分配
  - 1.2.2 信号说明
- 1.3 TMS320F28335外设功能概述
- 1.4 简要描述
  - 1.4.1 TMS320F28335 CPU
  - 1.4.2 存储器总线(哈佛总线结构)
  - 1.4.3 外设总线
  - 1.4.4 实时在线仿真
  - 1.4.5 外部接口(XINTF)
  - 1.4.6 Flash
  - 1.4.7 M0、M1 SARAMS
  - 1.4.8 10、11、12、13、14、15、16、17 SARAMS
  - 1.4.9 Boot ROM
  - 1.4.10 安全性
  - 1.4.11 外设中断扩展模块
  - 1.4.12 外设中断(XINT1 ~ XINT7, XNMI)
  - 1.4.13 振荡器和PLL
  - 1.4.14 看门狗
  - 1.4.15 外设时钟
  - 1.4.16 低功耗模式
  - 1.4.17 外设结构0、1、2、3(PFn)
  - 1.4.18 多功能GP10
  - 1.4.19 32位CPU定时器(0、1、2)
  - 1.4.20 控制外设-
  - 1.4.21 串行端口
- 1.5 与DSP2812的性能对比

## 第2章 TMS320F28335系统控制与中断

- 2.1 Flash和OPT存储器
  - 2.1.1 Flash存储器
  - 2.1.2 OPT存储器
  - 2.1.3 Flash或OTP寄存器
  - 2.1.4 代码安全模块(CSM)
- 2.2 时钟与系统控制
  - 2.2.1 时钟
  - 2.2.2 振荡器和P11。  
(锁相环电路)模块
  - 2.2.3 低功耗模式单元
  - 2.2.4 看门狗模块
  - 2.2.5 32位CPU定时器0 / 1 / 2
- 2.3 TMS320F28335通用I / O
  - 2.3.1 GP10模块概述
  - 2.3.2 输入限制

## <<TMS320F28335DSP原理及开>>

- 2.3.3 GP10和外设复用功能概述
  - 2.3.4 GP10寄存器
  - 2.4 TMS320F28335外设结构
  - 2.5 TMS320F28335外设中断扩展
    - 2.5.1 PIE控制器概述
    - 2.5.2 向量表映射
    - 2.5.3 中断源
    - 2.5.4 PIE配置寄存器
    - 2.5.5 外部中断控制寄存器
  - 2.6 DSP28335软件中断优先级应用程序举例
- 第3章 TMS320F28335外部接口
- 3.1 外部接口功能概述
    - 3.1.1 与TMS320F2812外部接口的区别
    - 3.1.2 XINTF区域的访问
    - 3.1.3 外部接口的写操作紧跟读操作的流水线保护
  - 3.2 XINTF配置概述
    - 3.2.1 外部接口配置和时序寄存器的配置
    - 3.2.2 外部接口时钟
    - 3.2.3 写缓冲器
    - 3.2.4 各区域访问的建立、激活和跟踪的时序
    - 3.2.5 各区域XREADY信号采样
    - 3.2.6 存储区域切换
  - 3.3 配置建立、激活和跟踪等待状态
  - 3.4 外部接口的DMA访问
  - 3.5 外部接口寄存器
  - 3.6 操作时序图

.....  
参考文献

## 章节摘录

版权页：插图：1.进入和退出局部掉电模式 在局部掉电模式期间，CAN模块的时钟被关闭（由CAN模块自身完成），并且只有唤醒逻辑工作，其他外设继续正常运行。

通过写入1到PDR（CANMC.11）位进行请求，允许完成正在处理的传输。

在发送完成之后，状态位PDA（CANES.3）置位。

这证实了CAN模块已从CANES寄存器中读取的值是0x08（PDA位置位）。

所有其他寄存器读取的返回值在PDR位清除或者CAN总线上检测到任意总线动作时，模块离开局部掉电模式。

配置CANMC寄存器的WUBA位可以使能或者禁止总线激活的自动唤醒功能。

如果在模块等到它在CANRX引脚上检测到11位连续的隐形位后，进入总线激活状态。

注意：在掉电和自动唤醒模式下接收到的第一个消息丢失。

在退出睡眠模式后，PDR和PDA位被清除，CAN的错误计数器保持没有变化。

当PDR位置位时，模块正在发送一个消息，发送会继续，直到发送成功、丢失仲裁或者在CAN总线上发生一个错误条件。

然后，PDA有效模式进入掉电模式，避免模块在CAN总线为实现局部掉电模式，在CAN模块内部使用两个分离的时钟。

一个时钟总是保持激活以确保掉电后的正常操作（例如，唤醒逻辑和对PDA（CANES.3）位的读写访问）。

另一个时钟的使能或禁止取决于PDR的设置。

2.防止器件进入或退出低功耗模式（LPM） F28335 DSP有两种低功耗模式，即STANDBY和HALT，在这两种情况下外部时钟被关闭。

由于CAN模块通过网络连接到多个节点，在进入或者退出低功耗模式时，必须要小心，要保证所有的节点接收到完整的数据包；如果消息发送进行到一半时终止，异常的包会破坏CAN协议，从而导致所有的节点产生错误帧。

节点也不能突然退出LPM。

在进入低功耗模式之前，以下几点必须要考虑： CAN模块已经完成了最后一个包请求的传输。

CAN模块已经通知CPU准备进入LPM。

换句话说，只有在将CAN模块置于局部掉电模式后才能进入低功耗模式。

3.使能 / 禁止CAN模块的时钟 CAN模块只有在模块的时钟使能的条件下使用，可通过使用PCLKCR寄存器的I4位使能或者禁止。

该位对不使用CAN模块的应用程序有用。

在这些应用程序中，CAN模块时钟能够永久地关闭，从而产生一些能源的节约。

<<TMS320F28335DSP原理及开>>

编辑推荐

《TMS320F28335DSP原理及开发编程》可作为DSP开发应用的初、中级读者学习TMS320F28335的教材，也可为其他层次的DSP开发应用人员提供参考。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>