

<<微机系统硬件教程>>

图书基本信息

书名：<<微机系统硬件教程>>

13位ISBN编号：9787502732509

10位ISBN编号：7502732500

出版时间：1993-03

出版时间：海洋出版社

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<微机系统硬件教程>>

内容概要

内容提要

本书主要讲解微型计算机系统的组成原理和接口技术。

本教材以16位微处理器Intel8086/8088为背景，详细论述16位微机系统的组成原理、接口技术和汇编语言程序设计的基本方法。

本书适用于高等院校计算机、电子工程等专业学生使用，并适用于作为有关科技人员的自学教材和培训教材。

<<微机系统硬件教程>>

书籍目录

目录

第一章 微型计算机概论

1.1 微处理器和微型计算机

1.2 微处理器 (μp) 发展简况

1.3 微型计算机的分类概述

1.3.1 按数据总线位数划分

1.3.2 按组装形式和系统规模划分

1.4 工程工作站

1.4.1 什么是工程工作站

1.4.2 工程工作站的特点

1.5 32位超级微机系统

1.5.1 超级小型机和超级微型机

1.5.2 超级微机系统的特点

第二章 Intel8086/8088微处理器

2.1 8086/8088微处理器的内部结构

2.1.1 执行部件 (EU) 和总线接口部件 (BIU)

2.1.2 寄存器结构

2.1.3 8086/8088系统中的存储器组织及地址的形成

2.2 8086/8088指令的寻址方式

2.2.1 概述

2.2.2 寻址方式

2.3 8086/8088指令系统简介

2.3.1 数据传送指令

2.3.2 算术指令

2.3.3 位处理指令

2.3.4 程序转移指令

2.3.5 字符串指令

2.4 8086/8088微处理器的引脚功能

2.4.1 8088的引脚功能说明

2.4.2 8086的引脚与8088的不同之处

2.4.3 最大方式和最小方式组成框图举例

第三章 汇编语言与汇编程序的约定

3.1 概述

3.1.1 汇编语言与汇编程序

3.1.2 两类汇编语句

3.2 指令性语句

3.2.1 标号 (Label)

3.2.2 指令助记符

3.2.3 操作数 (Operand)

3.2.4 各种寻址方式下操作数的表达式

3.3 指示性语句

3.3.1 数据定义语句

3.3.2 符号定义语句

3.3.3 段定义语句

3.3.4 过程定义语句

<<微机系统硬件教程>>

3.4宏指令语句

3.4.1问题的引出

3.4.2IBM宏汇编中的主要宏操作伪指令

3.4.3宏指令与子程序的区别

3.5条件伪指令

第四章 汇编语言程序设计方法

4.1概述

4.1.1程序设计的步骤

4.1.2程序的基本结构

4.2顺序结构程序

4.3分支结构程序

4.3.1分支结构的二要素

4.3.2利用比较转移指令

4.3.3利用跳转表实现分支

4.4循环结构

4.4.1概述

4.4.2循环程序举例

4.5子程序

4.5.1概述

4.5.2子程序结构举例

4.6编程综合举例

第五章 存贮器接口

5.1存贮器的种类、功能及特性

5.1.1存贮器的分类

5.1.2存贮器的主要技术指标

5.1.3内存贮器中的数据组织

5.1.4存贮器的基本结构

5.2半导体存贮器

5.2.1半导体存贮器的分类

5.2.2随机存取存贮器RAM

5.2.3只读存贮器ROM

5.3内存贮器芯片与CPU的连接

5.3.1存贮器的地址选择

5.3.2动态RAM与CPU的连接

5.3.3存贮器芯片同CPU连接时必需注意的问题

5.4 8086系统的存贮器组织

5.4.1 8086/8088的存贮器访问操作

5.4.2 存贮器组织

第六章 输入/输出

6.1概述

6.1.1外设接口的功能

6.1.2外设接口的一般结构

6.1.3 I/O端口的编址方式

6.2微机系统中数据传送的控制方式

6.2.1程序控制传送方式

6.2.2 DMA (直接存贮器存取) 传送方式

6.2.3I/O处理机方式

<<微机系统硬件教程>>

6.3简单的输入/输出接口芯片

6.3.1缓冲器74LS244

6.3.2锁存器74LS373

6.3.3数据收发器74LS245

6.4DMA控制器

6.4.1结构与功能

6.4.2引脚信号

6.4.3工作周期

6.4.4寄存器说明

第七章 微型计算机的中断系统

7.1概述

7.1.1中断的基本概念

7.1.2中断处理过程

7.1.3中断优先级

7.1.4中断的嵌套

7.2 8259A可编程中断控制器 (PIC)

7.2.1功能与结构

7.2.2中断的顺序

7.2.3编程概述

7.3 8086/8088的中断系统

7.3.1外部中断

7.3.2内部中断

7.3.3中断指针表

7.3.4中断过程

第八章 可编程接口芯片

8.1概述

8.2可编程并行接口芯片8255A (PPI)

8.2.1结构和引脚功能

8.2.2方式选择

8.2.3应用举例

8.3可编程定时器/计数器8253 5 (PIT)

8.3.1结构和功能

8.3.2工作方式

8.4串行接口芯片

8.4.1串行通信概述

8.4.2异步通信

8.4.3可编程通信接口8251A (USART)

第九章 微型计算机的总线

9.1概述

9.1.1总线

9.1.2三类总线

9.1.3片总线的作用

9.1.4总线标准

9.2总线仲裁

9.2.1总线仲裁机构的基本形式

9.2.2 8289仲裁器及其应用

9.3 S 100总线

<<微机系统硬件教程>>

- 9.3.1概述
- 9.3.2信号功能
- 9.3.3电气规范
- 9.4 STD总线
 - 9.4.1概述
 - 9.4.2信号分配
 - 9.4.3信号说明
- 9.5 IEEE 488总线
 - 9.5.1概述
 - 9.5.2接口信号功能简介
- 9.6 RS 232C串行接口标准
 - 9.6.1概述
 - 9.6.2接口功能
 - 9.6.3RS422A、RS423A标准
 - 9.6.420mA电流环
- 9.7 ISA总线和EISA总线
 - 9.7.1ISA总线 (AT总线)
 - 9.7.2EISA总线
- 第十章 一个典型的微机系统 IBMPC/XT机电路分析
 - 10.1 IBMPC/XT机概貌
 - 10.1.1 IBM个人计算机
 - 10.1.2 IBMPC/XT的组成
 - 10.2处理器子系统
 - 10.2.1PC/XT机的控制核心
 - 10.2.2等待状态控制逻辑
 - 10.3存贮器子系统
 - 10.3.1PC/XT机的系统存贮器配置
 - 10.3.2只读存贮器
 - 10.3.3读写存贮器
 - 10.4总线结构
 - 10.4.1系统板的组成框图
 - 10.4.2三种总线
 - 10.4.3I/O通道
 - 10.5中断逻辑与DMA控制逻辑
 - 10.5.1系统板中I/O接口电路的片选译码电路
 - 10.5.2中断逻辑
 - 10.5.3DMA控制逻辑
 - 10.6系统板上的I/O接口逻辑
 - 10.6.1定时/计数电路
 - 10.6.2并行接口电路
 - 10.6.3键盘接口电路
 - 10.6.4扬声器接口
- 第十一章 Intel80286微处理器
 - 11.1 80286微处理器的基本结构
 - 11.1.1内部结构框图
 - 11.1.2寄存器结构
 - 11.2 80286微处理器的引脚功能

<<微机系统硬件教程>>

11.3 80286微处理器的总线操作

11.3.1总线周期分类

11.3.2总线状态

11.3.3总线时序

11.4.80286微处理器的实地址方式

11.5 80286微处理器的虚地址保护方式

11.5.1存贮器寻址

11.5.2特权系统下的段访问

11.6中断

11.6.1中断原因

11.6.2中断过程和IDT

11.6.3硬中断

11.6.4软中断和内部中断

11.7 80286的指令系统

第十二章 PC/AT机系统板电路分析

12.1处理器模块

12.1.1时钟发生器

12.1.2总线控制器

12.1.3地址锁存器和数据接收/发送缓冲器电路

12.2存贮器模块

12.2.1PC/AT机中的存贮器地址空间分配

12.2.2ROM子系统

12.2.3RAM子系统

12.3中断逻辑和DMA逻辑

12.3.1系统板上的I/O译码电路

12.3.2中断控制逻辑

12.3.3DMA控制逻辑

12.4系统板上的I/O电路

12.4.1系统定时器/计数器电路

12.4.2实时时钟/CMOSRAM子系统

12.4.3键盘接口电路 键盘控制器

附录一、8086指令系统表

附录二、PC/XT机系统板电路图

<<微机系统硬件教程>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>