

<<微型计算机原理与接口技术>>

图书基本信息

书名：<<微型计算机原理与接口技术>>

13位ISBN编号：9787302302711

10位ISBN编号：7302302715

出版时间：2013-1

出版时间：清华大学出版社

作者：刘彦文

页数：347

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<微型计算机原理与接口技术>>

前言

这是一本面向计算机、电子、自动化、通信等专业本科的《微型计算机原理与接口技术》课程的通用教材。

本书较为全面地讲述了微型计算机硬件组成及各部分的工作原理，包括80X86微处理器的结构、指令系统和汇编语言、内存储器及接口、输入输出接口技术等内容。

全书共分10章。

第1章介绍了微型计算机的整体概念（需2学时）。

第2章讲述了80X86微处理器的结构、功能、总线操作时序和80X86微处理器的新技术（需8学时）。

第3章讲述了80X86微处理器的寻址方式、指令系统和汇编语言（需18学时）。

第4章讲述了微型计算机的内存储器和高速缓存技术（需8学时）。

第5章讲述了输入输出和DMA技术（需6学时）。

第6章讲述了中断处理和8259A中断控制器（需6学时）。

第7

章讲述了可编程定时器/计数器技术（需4学时）。

第8章讲述了可编程并行接口技术、串行通信及接口技术（需8学时）。

第9章讲述了A/D、D/A转换（需4学时）。

第10章讲述了微型计算机的总线技术（需4学时）。

由于微型计算机接口技术是一门应用性很强的课程，为了提高学生综合运用本课程所学知识的能力，要求另外安排一定的时间进行实验。

本书在内容安排上注重讲解工作原理和基本概念，注重技术性和实用性，适当介绍了微型计算机的新发展和新技术，概念准确，文字描述简洁明了。

各章中对重点知识都结合图例和程序作了讲解，并进行了总结和归纳，以便学生深入理解和掌握微型计算机技术中重要和关键的内容。

.....

<<微型计算机原理与接口技术>>

内容概要

《高等院校信息技术规划教材：微型计算机原理与接口技术（第2版）》系统地描述了80X86微处理器结构、指令系统及汇编语言、内存储器及接口、输入输出及各种典型接口芯片的工作原理和应用，并通过大量实例分析介绍了典型接口芯片与微处理器的连接方法、微型计算机的实现技术和应用技术。

在内容组织上，以8086相关知识为重点，同时对近年来微处理器和微型计算机采用的新技术做了适当介绍；内容覆盖微型计算机技术主要知识点和该课程目前常用实验箱的全部实验知识点。

全书实例和程序较多，图文并茂，讲述由浅入深，通俗易懂。

为便于读者学习，书中全部程序都加了相应的注释。

《高等院校信息技术规划教材：微型计算机原理与接口技术（第2版）》第1版发行以来，被多所高等院校偏重应用型的计算机、电子、自动化、通信等专业选为教材，并多次印刷。

本次修订是在2006年第1版的基础上，参考了近年来微型计算机技术的新发展，增加了一些新技术的介绍；结合编者近年来的教学科研实践，增加了一些应用实例；对第1版内容进行了全面修订；重写了部分章节。

《高等院校信息技术规划教材：微型计算机原理与接口技术（第2版）》可作为高等院校计算机专业的教材，也可作为非计算机专业开设微型计算机原理与接口技术课程的教材。

对于从事微型计算机硬件的工程技术人员和科研人员以及自学者，本书也是一本较好的参考书和自学读物。

<<微型计算机原理与接口技术>>

书籍目录

第1章微型计算机概论 1.1概述 1.1.1什么是微型计算机 1.1.2微处理器、微型计算机、微型计算机系统
1.2Intel公司微处理器技术发展简介及微型计算机分类 1.2.1Intel公司微处理器技术发展简介 1.2.2微型计算机的分类 1.3微型计算机的结构 1.3.1总线结构 1.3.2微型计算机的结构及功能 1.3.3微型计算机指令执行过程 1.4微型计算机系统的主要性能指标 1.5本章小结 1.6习题 第2章80X86微处理器结构 2.1 8086微处理器 2.1.1 8086微处理器的内部结构 2.1.2 8086微处理器的引脚信号功能及两种工作模式下的系统组成 2.1.3 8086微处理器的总线操作 2.1.4 8086微处理器的存储器和I/O组织 2.2 80X86微处理器 2.2.1 80286微处理器 2.2.2 80386微处理器 2.2.3 80486微处理器 2.2.4 Pentium微处理器 2.3 Intel体系结构微处理器的相关技术 2.3.1采用cache技术,克服存储器的瓶颈效应 2.3.2指令分支预测 2.3.3超顺序执行技术 2.3.4超标量流水线 2.3.5超线程技术和多处理器技术 2.4本章小结 2.5习题 第3章80X86指令系统和汇编语言 3.1寻址方式 3.1.1 8086的寻址方式 3.1.2 80386及后续微处理器与数据有关的寻址方式 3.1.3 80386及后续微处理器与转移地址有关的寻址方式 3.1.4保护模式下的寻址方式 3.2 8086微处理器指令系统 3.2.1数据传送指令 3.2.2算术运算指令 3.2.3逻辑指令 3.2.4串处理指令 3.2.5控制转移指令 3.2.6处理器控制指令 3.3 80X86增强和扩充的指令 3.3.1 80286增强和扩充的指令 3.3.2 80386增强和扩充的指令 3.3.3 80486增强和扩充的指令 3.3.4 Pentium增强和扩充的指令 3.3.5 Pentium MMX指令集 3.4汇编语言伪操作 3.4.1汇编程序介绍 3.4.2伪操作 3.4.3指令中容易出现的错误举例 3.5汇编语言语句格式 3.6汇编语言程序设计举例 3.6.1完整的汇编语言程序举例 3.6.2过程定义的方法 3.6.3循环、分支结构程序设计举例 3.6.4过程(子程序)设计方法举例 3.7 DOS功能调用 3.7.1 DOS功能调用 3.7.2 DOS功能调用举例 3.8本章小结 3.9习题 第4章 内存储器及接口 4.1半导体存储器 4.1.1概述 4.1.2 RAM芯片的结构、工作原理及典型产品 4.1.3 ROM芯片的结构、工作原理及典型产品 4.1.4闪速存储器(Flash memory) 4.2半导体存储器接口的基本技术 4.2.1 8088/8086系统中的内存储器接口 4.2.2动态存储器的连接 4.3微型计算机存储器系统组成 4.3.1 32位存储器的组成 4.3.2 64位存储器的组成 4.3.3不同字节数据的访问控制 4.4 cache与主存储器 4.4.1 cache工作原理 4.4.2 cache组织结构 4.5现代内存技术 4.6本章小结 4.7 习题 第5章输入输出 5.1概述 5.1.1接口的功能 5.1.2接口与端口 5.1.3 I/O端口的编址方式 5.2数据传送的控制方式 5.2.1程序控制传送方式 5.2.2直接存储器存取(DMA)方式 5.3 PC I/O地址空间及基本输入、输出接口 5.3.1 I/O地址空间 5.3.2 PC I/O指令 5.3.3基本输入、输出接口 5.3.4地址译码器 5.3.5 80386以上微处理器I/O指令及I/O地址 5.4 可编程DMA控制器8237A(DMAC) 5.4.1 8237A的结构和基本功能 5.4.2 8237A的传送方式和传送类型 5.4.3 8237A内部寄存器含义 5.4.4 8237A的应用编程 5.4.5页面地址寄存器 5.5本章小结 5.6习题 第6章 中断 6.1概述 6.1.1 中断的基本概念 6.1.2中断处理过程 6.1.3中断优先级 6.1.4中断嵌套 6.2 8086/8088中断及中断处理基础 6.2.1 8086/8088的外部中断 6.2.2 8086/8088的内部中断 6.2.3中断向量表 6.2.4 8086/8088的中断处理过程 6.3可编程中断控制器Intel 8259A 6.3.1 Intel 8259A功能、内部结构与引脚信号 6.3.2 8259A的操作方式和中断处理过程 6.3.3 8259A的编程 6.3.4 8259A应用举例 6.4本章小结 6.5习题 第7章可编程定时器/计数器技术 7.1可编程定时器/计数器8253 7.1.1定时器/计数器的实现方法 7.1.2 8253的结构、功能及引脚信号含义 7.1.3 8253的工作方式 7.1.4 8253的初始化 第8章可编程输入输出接口 第9章A/D转换和D/A转换 第10章总线技术 参考文献

章节摘录

版权页：插图：3.3.3 80486增强和扩充的指令 1.字节交换指令BSWAP 格式：BSWAP OPR 功能：用于将32位通用寄存器中的双字以字节为单位进行高低字节交换，即对指定寄存器的32位操作数，将31~24位与7~0位、23~16位与15~8位进行交换。

2.比较交换指令CMPXCHG 格式：CMPXCHG OPR1, OPR2 功能：将存储在8位、16位或32位寄存器或存储器中的第一操作数与累加器AL, AX或EAX的内容进行比较。

若相等，就将ZF=1，并将存放在8位、16位或是32位寄存器中的第二操作数送到第一操作数；否则，ZF清0，并将第一操作数的内容送相应的累加器。

例如：3.交换加指令XADD 格式：XADD OPR1, OPR2 功能：将存放在8位、16位、32位寄存器或存储器中的第一操作数与存放在8位、16位或32位寄存器的第二操作数相累加，其结果取代第一操作数，并将原第一操作数送到第二操作数。

例如：4.使cache无效指令INVD 格式：INVD 功能：将cache的内容作废，具体操作：清除内部cache，并分配一个专用总线周期清除外部cache。

执行该指令不会将内部cache中数据写回主存。

5.回写并使cache无效指令WBINVD 格式：WBINVD 功能：其作用与INVD指令相似，先清除内部cache，清除前将更改内容回写主存，并分配一个专用总线周期，将外部cache的数据写回主存，并在此后的一个专用总线周期将外部cache清除。

6.使TLB项无效指令INVLPG 格式：INVLPG OPR 功能：将页或管理机构内的高速cache TLB中某一项作废。

如果TLB中有一个存储器的操作数OPRD映像的有效项，则该TLB项被标记为无效。

3.3.4 Pentium增强和扩充的指令 以下描述了部分较为常用的Pentium指令。

Pentium指令系统是向上兼容的，它保留了原8086~80486指令系统的所有指令，所以原有的软件都可直接在Pentium处理器上运行。

在汇编语言程序设计中，使用Pentium指令时应注意如下内容。

- (1) 编制的程序必须在Pentium处理器上运行。
- (2) 程序中需加入Pentium处理器的伪指令，这样汇编程序才把程序中所用的Pentium指令转换成机器指令。
- (3) MASM6.11版本支持Pentium指令系统。

<<微型计算机原理与接口技术>>

编辑推荐

《高等院校信息技术规划教材:微型计算机原理与接口技术(第2版)》在内容安排上注重讲解工作原理和基本概念,注重技术性和实用性,适当介绍了微型计算机的新发展和新技术,概念准确,文字描述简洁明了。

各章中对重点知识都结合图例和程序作了讲解,并进行了总结和归纳,以便学生深入理解和掌握微型计算机技术中重要和关键的内容。

《高等院校信息技术规划教材:微型计算机原理与接口技术(第2版)》可作为高等院校计算机专业的教材,也可作为非计算机专业开设微型计算机原理与接口技术课程的教材。

对于从事微型计算机硬件的工程技术人员和科研人员以及自学者,《高等院校信息技术规划教材:微型计算机原理与接口技术(第2版)》也是一本较好的参考书和自学读物。

<<微型计算机原理与接口技术>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>