

<<数字逻辑电路设计>>

图书基本信息

书名：<<数字逻辑电路设计>>

13位ISBN编号：9787302217930

10位ISBN编号：7302217939

出版时间：2004-2

出版时间：清华大学出版社

作者：鲍可进，赵念强，赵不赅

页数：350

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字逻辑电路设计>>

内容概要

鲍可进、赵念强等编著的这本《数字逻辑电路设计(第二版)》从数字电路的基础知识出发,介绍数制和编码、逻辑代数、门电路、组合逻辑、时序逻辑、硬件描述语言(VHDL)、可编程器件(PLD、CPLD、HDPLD和FPGA)、在系统编程技术(ISP)及EDA技术的设计思想等内容。

用VHDL硬件描述语言来描述电路的设计。

每章末尾都有小结章节并附有一定数量的习题与思考题。

最后一章还介绍了MAXPLUS

和QUARTUS 软件的使用方法及相关实验项目。

提供全部内容的PPT教案。

《数字逻辑电路设计(第二版)》本书可作为高等院校计算机、通信、电子信息、自动化等专业的“数字逻辑”课程的教材,也可作为相关技术人员的参考书。

<<数字逻辑电路设计>>

书籍目录

第1章 数字系统与编码

1.1 数字系统中的进位制

1.1.1 数制

1.1.2 数制转换

1.2 数字系统中的编码

1.2.1 带符号数的代码表示

1.2.2 十进制数的二进制编码

1.2.3 可靠性编码

1.2.4 字符编码

1.3 小结

1.4 习题与思考题

第2章 门电路

2.1 数字信号基础

2.1.1 脉冲信号

2.1.2 逻辑电平与正、负逻辑

2.2 半导体器件的开关特性

2.2.1 二极管的开关特性

2.2.2 三极管的开关特性

2.2.3 MOS管的开关特性

2.3 基本逻辑门电路

2.3.1 与门、或门和非门

2.3.2 复合门

2.3.3 三态门与传输门

2.4 TTL集成门电路

2.4.1 数字集成电路的分类

2.4.2 TTL与非门

2.4.3 集电极开路的与非门

2.4.4 TTL门电路使用注意事项

2.5 CMOS集成门电路

2.5.1 CMOS非门

2.5.2 CMOS与非门

2.5.3 CMOS或非门

2.5.4 CMOS三态门

2.5.5 CMOS门电路的特点与使用注意事项

2.6 TTL电路与CMOS电路之间的接口电路

2.6.1 三极管组成的接口电路

2.6.2 其他接口电路

2.7 小结

2.8 习题与思考题

第3章 组合逻辑的分析与设计

3.1 逻辑代数基础

3.1.1 逻辑变量及基本逻辑运算

3.1.2 逻辑代数的基本公式、定理与规则

3.1.3 逻辑函数及其表达式

3.2 逻辑函数的化简

<<数字逻辑电路设计>>

- 3.2.1 代数化简法
- 3.2.2 卡诺图化简法
- 3.2.3 列表化简法(Q-M法)
- 3.2.4 逻辑函数化简中两个实际问题
- 3.3 组合逻辑电路的分析
 - 3.3.1 组合逻辑电路分析的一般方法
 - 3.3.2 组合逻辑电路分析举例
- 3.4 组合逻辑电路的设计
 - 3.4.1 组合逻辑电路设计的一般方法
 - 3.4.2 组合逻辑电路设计中应考虑的问题
- 3.5 组合逻辑电路设计举例及其VHDL描述
 - 3.5.1 VHDL概述
 - 3.5.2 半加器和全加器的设计
 - 3.5.3 BCD码编码器和七段显示译码器的设计
 - 3.5.4 代码转换器的设计
- 3.6 组合逻辑电路中的竞争与险象
 - 3.6.1 竞争与险象的产生
 - 3.6.2 险象的分类
 - 3.6.3 险象的判断
 - 3.6.4 险象的消除
- 3.7 小结
- 3.8 习题与思考题
- 第4章 触发器
 - 4.1 双稳态触发器
 - 4.1.1 RS触发器
 - 4.1.2 JK触发器
 - 4.1.3 D触发器
 - 4.1.4 T触发器
 - 4.1.5 触发器的时间参数
 - 4.2 单稳态触发器
 - 4.3 多谐振荡器
 - 4.3.1 RC环形多谐振荡器
 - 4.3.2 石英晶体构成的多谐振荡器
 - 4.4 施密特触发器
 - 4.5 小结
 - 4.6 习题与思考题
- 第5章 时序逻辑的分析与设计
 - 5.1 时序逻辑电路的结构与类型
 - 5.1.1 Mealy型电路
 - 5.1.2 Moore型电路
 - 5.2 同步时序逻辑电路的分析
 - 5.2.1 同步时序逻辑电路的分析方法
 - 5.2.2 常用同步时序逻辑电路
 - 5.3 同步时序逻辑电路的设计
 - 5.3.1 建立原始状态表
 - 5.3.2 状态表的化简
 - 5.3.3 状态分配

<<数字逻辑电路设计>>

- 5.3.4 求激励函数和输出函数
- 5.4 VHDL时序电路设计特点
 - 5.4.1 电路的时钟控制
 - 5.4.2 状态图的VHDL描述
- 5.5 同步时序逻辑电路设计举例
- 5.6 小结
- 5.7 习题与思考题
- 第6章 集成电路的逻辑设计与可编程逻辑器件
 - 6.1 常用中规模通用集成电路
 - 6.1.1 二进制并行加法器
 - 6.1.2 译码器和编码器
 - 6.1.3 多路选择器和多路分配器
 - 6.1.4 数值比较器
 - 6.1.5 奇偶发生/校验器
 - 6.2 半导体存储器
 - 6.2.1 概述
 - 6.2.2 随机读写存储器
 - 6.2.3 只读存储器ROM
 - 6.3 可编程逻辑器件
 - 6.3.1 PLD概述
 - 6.3.2 可编程逻辑器件PROM
 - 6.3.3 可编程逻辑阵列PLA
 - 6.3.4 可编程阵列逻辑PAL
 - 6.3.5 通用阵列逻辑GAL
 - 6.4 小结
 - 6.5 习题与思考题
- 第7章 高密度可编程器件
 - 7.1 在系统可编程技术
 - 7.2 ISP器件的结构与原理
 - 7.3 在系统编程原理
 - 7.3.1 ISP器件编程元件的物理布局
 - 7.3.2 ISP编程接口
 - 7.3.3 ISP器件的编程方式
 - 7.4 FPGA器件
 - 7.4.1 Xilinx XC4000 FPGA系列
 - 7.4.2 XC4000系列FPGA的基本结构以及工作原理
 - 7.4.3 XC4000系列FPGA的配置模式
 - 7.4.4 XC4000系列FPGA的配置过程
 - 7.4.5 Altera的FLEX10K系列器件
 - 7.5 小结
 - 7.6 习题与思考题
- 第8章 数字系统设计方法及实例分析
 - 8.1 数字系统的基本概念及设计方法
 - 8.1.1 数字系统的基本模型
 - 8.1.2 数字系统设计的描述工具
 - 8.1.3 数字系统设计方法
 - 8.2 常用数字系统开发软件介绍

<<数字逻辑电路设计>>

8.2.1 MAXPLUS

8.2.2 QUARTUS

8.3 数字电路基础实验举例

8.3.1 半加器和全加器的设计

8.3.2 四位全加器的设计

8.3.3 BCD码加法器的设计

8.3.4 7人表决电路的设计

8.3.5 同步十进制加法计数器74160的实现

8.3.6 1111序列检测器的设计

8.3.7 简易数字钟的设计

8.4 数字系统综合设计举例

8.4.1 多功能数字钟

8.4.2 交通灯控制器

8.4.3 电子密码锁的设计

8.5 小结

8.6 习题与思考题

参考文献

<<数字逻辑电路设计>>

编辑推荐

鲍可进、赵念强等编著的这本《数字逻辑电路设计(第二版)》共分8章，按循序渐进的原则，前面5章主要是讲述数字电路的基础知识、逻辑电路设计的基本方法，介绍硬件描述语言的描述方法，这是学习数字逻辑电路课程必需的知识，也是学习可编程器件及EDA技术的基础。

在这个基础上第6章、第7章、第8章主要讨论了大规模集成电路、可编程逻辑器件(PLD)、在系统可编程技术(ISP)、现场可编程门阵列(FPGA)，重点放在介绍这些器件的基本结构及利用它们设计逻辑电路及系统的基本原理和方法。

本书还介绍常用工具软件的使用及实验项目，同时给出了一些通俗易懂的设计示例。

为方便读者学习，每章附有小结与思考题。

<<数字逻辑电路设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>