

<<新编16/32位微型计算机原理及应用>>

图书基本信息

书名：<<新编16/32位微型计算机原理及应用>>

13位ISBN编号：9787302172680

10位ISBN编号：7302172684

出版时间：2008-7

出版时间：清华大学出版社

作者：李继灿 编

页数：355

字数：558000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

内容概要

本书以国内外广泛使用的13/32/64位微处理器及其系统为背景，以Intel8086/8088 16位机为基础，追踪Intel主流系列高性能微机的技术发展方向，全面、系统、深入地介绍了微机系统与运算基础知识，Intel8086/8088微处理器及其指令系统，80286、80386、80486与Pentium系列微处理器的结构特点及其技术精髓，汇编语言程序设计，微机的存储器，输入/输出与中断，可编程芯片及通用I/O接口，现代主流微型计算机硬件技术的发展方向，重点介绍Pentium4系列以后的微处理器及其系统的一些最新技术。

本书不仅适合从事微型计算机硬件教学与科研工作的需要，而且，对深化计算机硬件教学与教材的同步改革也进行了深入研究与积极探索。

本书内容先进、结构新颖、资料翔实、深入浅出、文笔流畅，便于教学与自学。它既可作为高等院校各专业微型计算机硬件的通用教材和成人高等教育的培训教材、自学读本，也可供广大科技工作者参考使用。

书籍目录

第1章 微机系统导论

1.1 微机系统组成

1.1.1 几个基本概念

1.1.2 微型计算机系统的组成

1.2 微机硬件系统结构

1.3 微处理器组成

1.3.1 运算器

1.3.2 控制器

1.3.3 内部寄存器

1.4 存储器概述

1.4.1 基本概念

1.4.2 存储器组成

1.4.3 读/写操作过程

1.5 微机工作过程

习题1

第2章 微机运算基础

2.1 进位记数制

2.1.1 十进制数

2.1.2 二进制数

2.1.3 八进制数?

2.1.4 十六进制教

2.2 各种进位数制之间的转换

2.2.1 非十进制数转换为十进制数

2.2.2 十进制数转换为非十进制数

2.2.3 八进制数与二进制数之间的转换

2.2.4 十六进制数与二进制数之间的转换

2.3 二进制编码

2.3.1 二进制编码的十进制

2.3.2 字母与字符的编码

2.4 二进制数的运算

2.4.1 二进制数的算术运算

2.4.2 二进制数的逻辑运算

2.5 数的定点与浮点表示

2.5.1 定点表示

2.5.2 浮点表示

2.6 带符号数的表示法

2.6.1 机器数与真值

2.6.2 机器数的种类和表示方法

2.6.3 补码的加减法运算

2.6.4 溢出及其判断方法

习题2

第3章 微处理器及其系统

3.1 8086 / 8088微处理器

3.1.1 8086 / 8088 CPU 的内部结构

3.1.2 8086 / 8088的寄存器结构

- 3.1.3 总线周期
- 3.1.4 8086 / 8088的引脚信号和功能
- 3.2 8086 / 8088系统的最小 / 最大工作方武
- 3.2.1最小方式
- 3.2.2最大方式
- 3.3 8086 / 8088的存储器
- 3.3.1存储器组织
- 3.3.2存储器的分段
- 3.3.3实际地址和逻辑地址
- 3.3.4堆栈
- 3.3.5 “段加偏移”寻址机制允许重定位
- 3.4 8086 / 8088的指令系统
- 3.4.1指令系统的特点及指令基本格式 .
- 3.4.2寻址方式 .
- 3.4.3指令的分类
- 3.5 80x86微处理器
- 3.5.1 80286微处理器
- 3.5.2 80386微处理器
- 3.5.3 80486微处理器
-
- 第4章 汇编语言程序设计
- 第5章 微机的存储器
- 第6章 输入/输出与中断
- 第7章 可编程接口芯片及通用I/O接口
- 第8章 现代流微型计算机硬件技术的发展
- 附录 A 8086/8088的指令格式
- 附录 B 8086/8088指令系统表
- 附录 C 8086~Pentium 系列微处理器的指令系统
- 附录 D 调试软件 DEBUG及调试方法

章节摘录

版权页：插图：3.5.2 80386微处理器 80386是第一个全32位微处理器，简称I—32系统结构。它的数据总线和内部数据通道，包括寄存器、ALU和内部总线都是32位，能灵活处理8、16或32位3种数据类型，能提供32位的指令寻址能力和32位的外部总线接口单元。其32条地址总线，能寻址232字节（即4GB）的物理存储空间；而在保护模式下利用虚拟存储器，将能寻址246字节（即64TB，也叫太字节）虚拟存储空间。

80386的逻辑存储器采用分段结构，一个段最大可达4GB。

其运算速度比80286快3倍以上。

3.5.2.1 80386的内部结构 80386在结构上实现了“一分为六”，如图3.31所示。

它主要由6个单元组成，即总线接口单元(Bus Interface Unit, BIU)；指令预取单元(Instruction Prefetch Unit, IPU)；指令译码单元(Instruction Decode Unit, IDU)；执行单元(Execution Unit, EU)；段管理单元(Segment Unit, SU)；页管理单元(Paging Unit, PU)。

总线接口单元(BIU)是80386和外界之间的高速接口，通过地址总线、数据总线和控制总线负责与外部联系，包括访问存储器和访问I/O端口以及完成其他的功能。

另外，总线接口单元还可以实现80386和80387协处理器之间的协调控制。

中央处理单(CPU)由指令预取单元(IPU)、指令译码单元(IDU)和执行单元(EU)组成。

其中，指令预取单元是一个16字节的指令预取队列寄存器，当总线空闲时，从存储器中读取的待执行的指令代码暂时存放到指令预取队列。

80386的指令平均长度为3.5字节（24位~28位），所以，指令预取队列大约可以存放5条指令。

从理论上讲，程序员可编写最大容量为246字节的程序。

当机器执行命令时，必须要把即将执行的程序或存取的数据从虚拟存储器加载到物理存储器上，也就是把程序和数据从虚拟地址空间转换到物理地址空间（这种转换称为映射），程序才能运行。

而这种转换或映射正是由存储器管理部件(MMU)来完成的。

80386的存储器管理部件(MMU)由分段单元和分页单元两部分组成。

其中，分段单元的功能是实现逻辑地址空间的管理，即把由指令指定的逻辑地址变换成线性地址。

80386在运行时，可以同时执行多任务操作。

对每个任务来说，可以拥有多达16KB段（即16384段），因为每一段的最大空间可达4GB（此值由32位的偏移地址值决定），所以80386可为每个任务提供64TB，即64太字节的虚拟存储空间。

而分页单元提供了对物理地址空间的管理，它的功能是把由分段单元所产生的线性地址再换算成物理地址，并实现程序的重定位。

有了物理地址后，总线接口单元就可以访问存储器或输入/输出端口。

因此，80386正是通过MMU的分段单元和分页单元实现了存储器的段、页式管理。

在实现段、页式管理的过程中，就能将虚拟地址最终转换为物理地址。

编辑推荐

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>