

<<集成电路测试技术基础>>

图书基本信息

书名：<<集成电路测试技术基础>>

13位ISBN编号：9787122029485

10位ISBN编号：7122029484

出版时间：2008-9

出版时间：化学工业出版社

作者：姜岩峰 等著

页数：170

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<集成电路测试技术基础>>

前言

集成电路测试技术是集成电路产业链中不可缺少的一个环节，在国内，该技术处于刚起步阶段，随着国内集成电路设计水平的不断提高，测试问题越来越成为限制产品上市时间的瓶颈。

在集成电路测试技术中，我国无论在技术发展、机器制造、人才培养方面，都满足不了产业的要求，针对此问题，北方工业大学开始了集成电路测试人才的培养探索，在没有相关模式借鉴的条件下，摸索出了一套人才培养方案，并已经顺利实施，所培养的人才呈现供不应求的局面。

在集成电路测试专业的建设中，得到了产业界的大力支持和帮助，尤其是南瑞集团的叶国樑先生与编著者进行了多次有益的探讨，为本专业建设提供了很多宝贵意见，在此表示最诚挚的谢意。

五年来，在北京市教委和北方工业大学的大力支持下，北方工业大学微电子中心的全体教师在该方向上进行了孜孜不倦的探索，在此特别向这些同事表示感谢，他们是张晓波、杨兵、鞠家欣、张静。

特别感谢北京市科委的科技新星计划的支持，在该计划的支持下，笔者2007年岁末到美国明尼苏达大学进行了学术访问，为本书的顺利完成提供了保障。

<<集成电路测试技术基础>>

内容概要

《集成电路测试技术基础》包括数字集成电路测试技术、模拟集成电路测试技术、数模混合集成电路测试技术三大部分内容，主要介绍逻辑数字集成电路测试、时序数字电路的测试、内嵌自测试的原理和方法、模拟集成电路测试技术、混合信号测试技术。

另外，《集成电路测试技术基础》配有一张DVD演示光盘，主要介绍的是混合信号集成电路的测试原理和方法，包括混合信号测试系统的硬件组成、硬件连接及操作、LabVIEW软件的使用等，与图书文字内容相辅相成，以助于深化理解测试的概念。

《集成电路测试技术基础》适用于集成电路测试领域的技术人员阅读，也可作为微电子专业本科生和研究生的教材。

<<集成电路测试技术基础>>

书籍目录

第1章 数字集成电路中常见的故障1.1 基本概念1.2 故障模型1.2.1 固定故障模型1.2.2 桥接故障1.2.3 在CMOS集成电路中的中断故障和晶体管固定关断故障1.2.4 延迟故障1.3 暂态故障第2章 组合逻辑电路的测试方法2.1 数字电路的故障诊断2.2 组合逻辑电路的向量生成技术2.2.1 一维敏感路径法2.2.2 布尔差分法2.2.3 D算法2.2.4 路径引导算法2.2.5 扇出引导算法2.2.6 延迟故障检测2.3 组合逻辑电路中多故障的检测第3章 可测试性逻辑电路的设计3.1 Reed-Muller扩展法3.2 三级或-与-或设计3.3 可测试逻辑的自动综合3.4 多级组合逻辑电路的可测试性设计3.4.1 单体提取法3.4.2 双体提取法3.4.3 双体及补体同时提取法3.5 可测试逻辑电路的综合3.6 在组合逻辑电路中路径延迟故障的测试3.7 可测试的PLA设计第4章 时序电路的测试方法4.1 使用迭代法对时序电路进行测试4.2 状态表验证法4.3 基于电路结构的测试方法4.4 功能故障模型4.5 基于功能故障模型的测试向量生成第5章 时序电路可测试性设计5.1 可控制性和可观测性5.2 提高可测试性的AdHoc设计规则5.3 可诊断时序电路的设计5.4 可测试时序电路设计中的扫描路径技术5.5 电平敏感型扫描设计(LSSD) 5.5.1 时钟无冒险锁存5.5.2 LSSD设计规则5.5.3 LSSD方法的优点5.6 随机扫描技术5.7 局部扫描5.8 使用非扫描技术进行可测试性时序电路的设计5.9 相交检测5.10 边界扫描技术第6章 内嵌自测试6.1 BIST的测试向量生成技术6.1.1 穷举测试法6.1.2 伪穷举测试向量生成技术6.1.3 伪随机向量生成法6.1.4 确定性测试法6.2 输出响应分析6.2.1 转换计数6.2.2 并发检验6.2.3 签名分析法6.3 循环型BIST6.4 SoC设计中的BIST / DFT综合策略第7章 模拟电路的测试7.1 简介7.1.1 模拟电路特性7.1.2 模拟故障机理和故障模型7.2 模拟电路的测试7.2.1 模拟电路测试方法7.2.2 模拟测试波形7.2.3 直流参数测量7.2.4 交流参数测试第8章 混合信号测试8.1 模数转换器简介8.2 ADC和DAC的电路结构8.2.1 DAC电路结构8.2.2 ADC电路结构8.3 ADC和DAC的特性参数和故障模型8.4 IEEE1057标准8.5 ADC在时域内的测试8.5.1 输出编码8.5.2 编码转换等级测试(静态) 8.5.3 编码转换等级测试(动态) 8.5.4 增益和偏置测试8.5.5 线性化误差和最大静态误差8.5.6 正弦波适应测试8.6 频域ADC的测试8.7 混合信号测试总线标准——IEEE1149.4标准8.7.1 IEEE1149.4标准概述8.7.2 IEEE1149.4电路结构8.7.3 IEEE1149.4标准的指令8.7.4 IEEE1149.4的测试模式第9章 混合信号测试应用简介9.1 测试方案9.2 测试结果参考文献

<<集成电路测试技术基础>>

章节摘录

第1章 数字集成电路中常见的故障 1.1 基本概念 首先澄清一个概念，即“失效”和“故障”的区别，当电路所表现出来的性能与原来设计的不一致时，称为“电路失效”，而“故障”则指的是电路内部的物理级缺陷，它可能导致电路失效，也可能不导致电路失效。

对一个电路中的故障可以从它的特征、故障值、范围和持续时间等几方面来描述。

故障的特征可以分为逻辑的或非逻辑的两种，其中逻辑故障会影响电路中某点的逻辑值，从而改变电路的逻辑状态；而非逻辑故障则是指其他的故障，包括时钟信号失灵、电源电压没加上等。

故障值，在电路中某点所发生的逻辑故障值表示故障所产生的错误逻辑值是固定的还是可变的

故障范围，用来定义故障对电路的影响是局部的还是可传播的，局部故障只影响单一点的数值，而可传播故障则影响的范围更广泛一些，例如逻辑故障属于局部故障，而时钟失灵故障则是可传播故障。

故障持续时间，指的是故障是暂时的还是持久的。

1.2 故障模型 在电路中故障的发生可能是由于元器件内部缺陷、信号线断裂、线连接与地或电源短路、信号线之间短路、延迟时间过长等原因导致的，像一些设计过程中的设计规则冲突、设计错误等都会导致故障。

Faulkner等人发现由于设计规则冲突等导致的特定故障在电路级芯片中只占总体故障的10%左右，而到系统级时这种故障达到44%

<<集成电路测试技术基础>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>