

<<信号/电源完整性仿真分析与实践>>

图书基本信息

书名：<<信号/电源完整性仿真分析与实践>>

13位ISBN编号：9787121197468

10位ISBN编号：7121197464

出版时间：2013-4

出版时间：电子工业出版社

作者：邵鹏

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## &lt;&lt;信号/电源完整性仿真分析与实践&gt;&gt;

## 前言

两年前，我出版了一本名为《高速电路系统设计与仿真分析：Cadence实例设计详解》的书。在该书中讲述了如何使用Cadence工具进行高速电路系统设计，以及利用仿真分析对设计进行指导和验证。

此书出版之后，得到了很多读者积极的响应，同时也得到了很多读者建设性的反馈。

其中有三条意见成为我再版此本书的重要理由：在上一版的书中，所介绍的DDR设计技术略显过时，无论是DDR技术本身，还是设计难度现在都已经不具有挑战性。

在不到一年的时间里，DDR2技术得到了广泛应用，基本取代了原来的DDR地位，而且DDR3也越来越多地出现在各种产品中。

因此很多读者反映，希望能够介绍目前流行的DDR2或DDR3的设计方法和难点，以及如何利用现有的仿真工具完成对DDR系统的仿真和验证工作。

对于电源完整性的仿真分析，业界一直停留在“指导”性的阶段，没有可以参照的工程可行的方法。

因此，在本书中，结合Hyper Lynx的PI工具，详细讲述如何使用Hyper Lynx进行电源系统仿真的方法和流程，以及前仿和后仿的实施步骤。

随着高性能系统的发展，几乎所有的高速数据接口都已经采用差分串行信号体制，正如我上一版书的预计，6Gbps系统已经普遍应用，越来越多的厂商开始在设计中尝试10Gbps技术。

因此，在这本书中，希望介绍目前流行的高速差分串行技术的背景、信号特点和系统设计难度、仿真方法，以及丰富实践案例和经验。

诚然，在前一版书出版至今的一年时间之内，DDR2技术已经广泛应用于电子系统的各个领域，无论是高性能的大型电子系统还是精巧细致的手持设备。

而高速差分信号的应用也从一年前的5Gbps发展到了10Gbps，几乎成为高速数据接口的唯一形式，成为目前越来越热的设计话题。

也正是因为如此高的信号频率下，信号的传播特征以及分析方法都完全不同于GHz以下的低频信号，因此，也确实有必要通过充实本书的内容，把这项技术传播给大家，让更多的工程师能够更快地掌握和应用这项技术。

除了上述再版理由，还有一个来自自身的动力，就是通过上一版书的出版，以及和读者的后续交流中发现，国内的SI工程师正逐渐走向成熟，更多的工程师已经不满足于只是对于某个SI现象和处理方法的讨论和学习，他们更渴望得到清晰的理论知识和技术背景，因此在这本书里对一些SI现象的技术背景内容进行了更多的补充。

本书将继续继承前一版书的写作风格，在讲解各项技术以及信号/电源完整性的相关现象的同时，尽量以设计和仿真实例向读者展示所要说明的问题。

但是和前一版书所不同的是，此书的所有实例将在Mentor公司的Hyper Lynx相关工具中实现。

这样做的目的有二：一是因为应广大读者的需求，对Mentor用户群有所倾向；二是，Mentor的Hyper Lynx工具在高速电路的仿真分析中确实有独特的优势。

而且，从目前业界发展的状态和趋势来看，无论是国际化IT行业领军的大公司、外企，还是国内企业，已经越来越多地抛弃原来的设计工具和流程，逐渐转向Mentor的设计环境和工具链。

由于我本人所具有的一些特殊信息渠道，故已经看到或者感受到这种变化。

因此，从工程师的角度讲，我也想提醒广大电子行业的工程师，如果能敏锐地抓住机会，选择主流EDA设计工具，同时也可以增加自身的行业竞争力。

无论从技术角度还是读者需求，此次的所有实例，都将基于Mentor的高速设计流程和环境。

（关于Mentor的高速设计流程和工具变化以及发展趋势，将在最后一章对技术发展的展望和心得交流中做比较详细的介绍。

）邵鹏2013年2月于北京

## <<信号/电源完整性仿真分析与实践>>

### 内容概要

《信号/电源完整性仿真分析与实践》的目的是要使电子系统设计工程师们能够更好地掌握高速电路系统设计的方法和技巧，跟上行业发展要求。

因此，《信号/电源完整性仿真分析与实践》由简到难、由理论到实践，以设计和仿真实例向读者讲解了信号 / 电源完整性的相关现象，如何使用EDA工具进行高速电路系统设计，以及利用仿真分析对设计进行指导和验证。

## 作者简介

邵鹏，毕业于北京大学微处理器研究中心，硕士研究生，2004年3月至2006年3月：Intel中国研究中心高级研究员，2006年3月至2010年11月：IBM中国研究院高级研究员，2010年12月至今，MenloGraphics（明导）中国区技术顾问，研究兴趣和实践经验包括：Many—Core系统结构及存储体系研究、软硬件协同仿真技术Hardware—software Co—simulation、基于IBM，Intel，AMD等不同体系架构的系统设计、高速、高性能复杂芯片、系统联合设计及SI，PI，EMC仿真分析技术复杂系统设计项目管理和实施。

## 书籍目录

第1篇基础理论篇 第1章高速系统设计简介2 1.1PCB设计技术回顾2 1.2什么是“高速”系统设计3 1.3如何应对高速系统设计8 1.3.1理论作为指导和基准9 1.3.2积累实践经验11 1.3.3平衡时间与效率11 1.4小结12

第2章高速系统设计理论基础14 2.1微波电磁波简介14 2.2微波传输线16 2.2.1微波等效电路物理量17 2.2.2微波传输线等效电路17 2.3电磁波传输和反射21 2.4微波传输介质24 2.4.1微带线 ( MicrostripLine ) 25 2.4.2微带线的损耗26 2.4.3带状线 ( StripLine ) 28 2.4.4同轴线 ( CoaxialLine ) 29 2.4.5双绞线 ( TwistLine ) 30 2.4.6差分传输线30 2.4.7差分阻抗33 2.5 “阻抗”的困惑33 2.5.1阻抗的定义34 2.5.2为什么要考虑阻抗35 2.5.3传输线的结构和阻抗35 2.5.4瞬时阻抗和特征阻抗36 2.5.5特征阻抗和信号完整性37 2.5.6为什么是50 37 2.6阻抗的测量38 2.7 “阻抗”的困惑之答案40 2.8趋肤效应41 2.9传输线损耗42 2.10小结44 第3章信号 / 电源完整性45 3.1什么是信号 / 电源完整性45 3.2信号完整性问题分类47 3.3高频信号传输的要素49 3.4反射的产生和预防50 3.4.1反射的产生51 3.4.2反射的消除和预防55 3.5串扰的产生和预防67 3.5.1串扰的产生67 3.5.2串扰的预防与消除71 3.6电源完整性分析73 3.6.1电源系统设计目标74 3.6.2电源系统设计方法76 3.6.3电容的理解78 3.6.4电源系统分析方法81 3.6.5电源建模和仿真算法82 3.6.6SSN分析和应用84 3.7电磁兼容性EMC和电磁干扰EMI88 3.7.1EMC/EMI和信号完整性的关系89 3.7.2产生EMC/EMI问题的根源90 3.8正确认识回流路径 ( 参考平面 ) 92 3.8.1什么是高频信号的回流路径92 3.8.2回流路径的选择93 3.8.3回流路径的连续一致性96 3.9影响信号完整性的其他因素97 3.10小结97 第2篇软件操作篇 第4章Mentor高速系统设计工具100 4.1Mentor高速系统设计流程101 4.2约束编辑系统 ( ConstrainEditorSystem ) 105 4.3信号 / 电源完整性分析工具 : HyperLynx109 4.3.1HyperLynx的工具架构109 4.3.2HyperLynx的通用性113 4.3.3HyperLynx的易用性113 4.3.4HyperLynx的实用性117 4.3.5Mentor高速仿真技术的发展趋势121 4.4前仿和后仿122 4.5HyperLynx—LineSim使用简介124 4.5.1分析前准备工作125 4.5.2建立信号网络127 4.5.3设置仿真条件128 4.5.4仿真结果和约束设置131 4.6HyperLynx—BoardSim使用简介132 4.6.1设计文件的导入132 4.6.2设置仿真条件133 4.6.3关键网络分析135 4.6.4多板联合仿真137 4.7HyperLynx—3DEM简介139 4.8小结141 第5章高速系统仿真分析和设计方法142 5.1高速电路设计流程的实施条件分析142 5.2IBIS模型144 5.2.1IBIS模型介绍144 5.2.2IBIS模型的生成和来源146 5.2.3IBIS模型的常见错误及检查方法152 5.2.4IBIS文件介绍155 5.2.5如何获得IBIS模型159 5.2.6在HyperLynx中使用IBIS模型160 5.2.7在Cadence流程中使用IBIS模型162 5.2.8DML模型简介163 5.3仿真分析条件设置167 5.3.1Stackup——叠层设置168 5.3.2DCNets——直流电压设置168 5.3.3器件类型和管脚属性设置169 5.3.4SIModels——为器件指定模型171 5.4系统设计和 ( 预 ) 布局173 5.5使用HyperLynx进行仿真分析176 5.5.1拓扑结构抽取176 5.5.2在HyperLynx中进行仿真177 5.6约束规则生成183 5.6.1简单约束设计——Length/Delay183 5.6.2差分布线约束——DiffPair184 5.6.3网络拓扑约束——NetScheduling185 5.7约束规则的应用187 5.7.1层次化约束关系187 5.7.2约束规则的映射189 5.7.3CES约束管理系统的使用190 5.8布线后的仿真分析和验证191 5.8.1布线后仿真的必要性191 5.8.2布线后仿真流程192 5.9电源完整性设计方法和流程194 5.9.1确定电源系统的目标阻抗196 5.9.2DCDrop——直流压降分析197 5.9.3电源平面谐振点分析199 5.9.4VRM去耦作用分析202 5.9.5去耦电容的集总式交流特性分析204 5.9.6去耦电容的分布式交流特性分析206 5.9.7电源噪声特性分析207 5.9.8电源平面模型抽取209 5.9.9HyperLynx—PI电源系统设计流程总结210 5.9.10创建VRM模型211 5.9.11电容的布局和布线213 5.9.12合理认识电容的有效去耦半径215 5.10小结217 第3篇DDR系统仿真及案例实践篇 第6章DDR系统设计与仿真分析220 6.1DDR系统概述220 6.2DDR规范解读222 6.2.1DDR规范的DC和AC特性223 6.2.2DDR规范的时序要求225 6.2.3DDR芯片的电气特性和时序要求226 6.2.4DDR控制器的电气特性和时序要求229 6.2.5DDR刷新和预充电230 6.3DDR总线技术发展233 6.3.1DDR信号斜率修正233 6.3.2DDR的ODT配置236 6.3.3从DDR2到DDR3237 6.3.4DDR3的WriteLeveling238 6.3.5DDR2及DDR3的协议变化239 6.4DDR系统仿真分析方法240 6.4.1在HyperLynx中仿真DDR系统240 6.4.2仿真结果的分析 and 解读253 6.5LPDDR简介254 第4篇高速串行技术篇 第7章高速串行差分信号设计及仿真分析258 7.1高速串行信号简介259 7.1.1数字信号总线时序分析259 7.1.2高速串行总线262 7.1.3Serdes的电路结构264 7.1.4Serdes的应用265 7.2高速串行信号设计266 7.2.1有损传输线和信号 ( 预 ) 加重267 7.2.2表面粗糙度对传输线损耗的影响270 7.2.3高频差分信号的布线和匹配设计271 7.2.4过孔的Stub效应273 7.2.5连接器信号分布275 7.2.6加重和均衡276 7.2.7码间干

<<信号/电源完整性仿真分析与实践>>

扰ISI和判决反馈均衡器DFE278 7.2.8AC耦合电容281 7.2.9回流路径的连续性285 7.2.10高速差分线的布线模式和串扰286 7.2.11紧耦合和松耦合287 7.3高速串行信号仿真分析289 7.3.1系统级仿真289 7.3.2S参数 ( Scatteringparameters ) 291 7.3.3互连设计和S参数分析294 7.3.4检验S参数质量300 7.3.5S参数的使用305 7.3.6高速差分串行信号的仿真需求306 7.3.7IBIS—AMI模型介绍308 7.3.8HyperLynxAMIWizard通道仿真分析310 7.3.96Gbps , 12Gbps !  
然后313 7.4抖动 ( Jitter ) 314 7.4.1认识抖动 ( Jitter ) 315 7.4.2实时抖动分析316 7.4.3抖动各分量的典型特征318 第5篇结束与思考篇 第8章实战后的思考324 术语和缩略词329

## 章节摘录

版权页：插图：无论哪个标准，都是指电子设备在各种电磁环境中仍能够协调、有效地进行工作的能力。

电磁兼容性设计的目的是使电子设备既能抑制各种外来的干扰，使电子设备在特定的电磁环境中正常工作，同时又能减少电子设备本身对其他电子设备的电磁干扰。

与EMC经常同时提及的一个名词是电磁干扰EMI（Electromagnetic Interference），它是指一个电气系统由于对EMC问题处理不好而引起的电磁辐射干扰问题。

毫无疑问，所有EMC / EMI的问题都来源于电子系统内部，所有电器和电子设备工作时都会有间歇或连续性电压电流变化，这样会导致在特定的频带内产生电磁能量，而相应的电路则会将这种能量发射到周围的环境中。

同时，随着系统工作频率的提高（电压和电流变化速率加快），EMC的问题只会越来越严重。

理论上，产生EMI问题，只有两种途径：传导（Conduction）和辐射（Radiation）。

信号传导是指信号能量离开受限范围，通过耦合方式，进入另外一个不相关区域或者系统，对该部分电路进行干扰。

而信号辐射是指信号能量通过本区域导体上的缝、槽、开孔或其他缺口，以电磁辐射的方式泄漏出去，被不相关区域或者系统内的天线所接收，引入到该电路中，对其造成干扰。

因此，进行EMC设计时，要从产生EMI的这两个方面进行考虑，从而抑制或者减小EMI，达到理想的设计效果。

对于EMI中由于辐射所引起的问题，传统上来讲，我们主要采用三种措施：屏蔽、滤波和接地。

这三种方法虽然有着独立的作用，但是相互之间是有关联的，良好的接地可以降低设备对屏蔽和滤波的要求，而良好的屏蔽也可以使滤波器的要求低一些。

通常做适当的屏蔽是一种有效而简单可行的方式，屏蔽能够有效抑制通过空间传播的电磁干扰，采用屏蔽的目的有两个：一个是限制内部的辐射电磁能量外泄出控制区域；另一个就是防止外来的辐射电磁能量进入内部控制区。

很多EMI抑制都采用屏蔽的方式来实现，通过屏蔽、过滤或接地等方式将干扰产生电路隔离及增强敏感电路的抗干扰能力等。

在高频EMI情况下，采用薄层金属外壳可达到良好的屏蔽效果，但条件是金属外壳的屏蔽必须连续，并将电路中敏感部分完全遮盖住，没有缝隙或缺口。

然而在实际中要制造一个无缝隙和缺口的屏蔽罩几乎是不可能的，如果屏蔽罩要分成多个部分制作，就会有接合缝隙。

另外，通常还须在屏蔽罩上打孔以便安装或装配其他组件。

因此，设计屏蔽罩的困难在于制造过程中不可避免会产生孔隙，从而降低了屏蔽性能。

尽管沟槽和缝隙不可避免，然而，我们知道，高频电磁波在通过特定形状的沟槽和缝隙时，会造成一定程度的衰减，而衰减的程度与电磁波的波长和缝隙形状相关。

因此，仔细设计屏蔽罩的形状和缝隙开孔尺寸，利用高频电磁波的波导传输特性，还是能够取得很好的屏蔽效果。

## <<信号/电源完整性仿真分析与实践>>

### 编辑推荐

《信号/电源完整性仿真分析与实践》编辑推荐：经典畅销书全面升级版，高速电路系统设计工程师必读。



版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>