

图书基本信息

书名：<<ARM Cortex-M3微控制器原理与应用>>

13位ISBN编号：9787121190469

10位ISBN编号：712119046X

出版时间：2013-3

出版时间：张永辉 电子工业出版社 (2013-03出版)

作者：张永辉

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## 内容概要

本书从基础的理论知识到实际的应用开发，详细地介绍了ARM Cortex-M3处理器的内核体系结构，包括其内核组件、总线结构、流水线、指令集、编程模型、存储器系统、电源管理、系统时钟和复位、异常模型以及调试系统等。

本书选取恩智浦半导体（NXP）公司的ARM Cortex-M3系列芯片LPC176x处理器为例，详细介绍了LPC1700系列处理器的内核结构与高级外设的工作原理与应用开发方法，以及基于CMSIS接口标准软件设计方法。

本书的例程已在LPCXpresso开发平台上调试通过，该平台可与本书配合使用。

## 书籍目录

第1章ARM Cortex—M3微处理器1 1.1 ARMCORTEX系列微处理器简介1 1.1.1 Cortex—A系列2 1.1.2 Cortex—R系列2 1.1.3 Cortex—M系列2 1.1.4 经典ARM处理器的Cortex替代方案3 1.2 ARMCORTEX—M3微处理器4 1.2.1 Cortex—M3的版本5 1.2.2 Cortex—M3处理器应用领域8 1.2.3 Cortex—M3处理器的实现8 1.3 从ARM7升级到ARMCORTEX—M39 1.4 NXP公司CORTEX—M3系列微处理器10 1.4.1 LPC1300系列11 1.4.2 LPC1700系列11 1.4.3 LPC1800系列13 1.5 ARMCORTEX—M3微处理器开发工具14 1.5.1 Cortex—M3开发套件15 1.5.2 嵌入式操作系统支持20 习题121 第2章ARM Cortex—M3内核体系结构22 2.1 CORTEX—M3处理器组件22 2.1.1 处理器内核23 2.1.2 嵌套向量中断控制器NVIC23 2.1.3 总线矩阵24 2.1.4 存储器保护单元MPU24 2.1.5 系统调试组件24 2.1.6 调试端口SW / SWJ—DP26 2.1.7 AHB访问端口AHB—AP27 2.1.8 唤醒中断控制器WIC27 2.1.9 ROM表27 2.2 总线结构28 2.3 流水线29 2.4 指令集29 2.5 编程模型30 2.5.1 工作模式30 2.5.2 工作状态30 2.5.3 特权访问和用户访问30 2.5.4 主堆栈和进程堆栈32 2.5.5 寄存器组33 2.5.6 数据类型38 2.6 存储器系统38 2.6.1 存储器映射38 2.6.2 位带操作40 2.6.3 存储器格式41 2.7 系统时钟和复位43 2.7.1 时钟43 2.7.2 复位43 2.7.3 复位序列45 2.8 电源管理46 2.9 异常47 2.9.1 异常模型47 2.9.2 异常类型48 2.9.3 异常优先级49 2.9.4 异常处理50 2.10 调试系统52 习题253 第3章LPC1700系列微处理器基础54 3.1 LPC1700微处理器结构54 3.2 存储器系统55 3.2.1 存储器映射55 3.2.2 APB外设地址56 3.2.3 存储器重映射57 3.2.4 片上Flash存储器系统57 3.2.5 片上静态RAM57 3.2.6 Flash存储器加速器57 3.2.7 Flash存储器接口和编程59 3.3 系统控制单元60 3.3.1 复位电路60 3.3.2 掉电检测62 3.3.3 外部中断输入62 3.3.4 系统控制和状态寄存器64 3.4 系统时钟65 3.4.1 振荡器66 3.4.2 时钟源选择多路复用68 3.4.3 锁相环PLL068 3.4.4 锁相环PLL176 3.4.5 时钟分频器80 3.4.6 外部时钟输出引脚82 3.5 实时时钟RTC83 3.5.1 RTC引脚描述和配置83 3.5.2 寄存器描述84 3.5.3 RTC中断89 3.5.4 校准过程89 3.5.5 RTC基本操作90 3.5.6 RTC使用注意事项92 3.6 电源管理92 3.6.1 功率模式控制寄存器92 3.6.2 外设功率控制寄存器93 3.6.3 睡眠模式95 3.6.4 深度睡眠模式95 3.6.5 掉电模式95 3.6.6 深度掉电模式96 3.6.7 唤醒定时器96 3.7 引脚及I/O功能配置96 3.7.1 引脚布局96 3.7.2 引脚连接模块99 3.8 通用输入 / 输出GPIO108 3.8.1 GPIO引脚描述108 3.8.2 GPIO寄存器描述114 3.8.3 GPIO使用示例123 3.9 嵌套向量中断控制器NVIC123 3.9.1 中断源124 3.9.2 向量表的重新映射125 3.9.3 寄存器描述126 3.10 定时器134 3.10.1 通用定时器0/1/2/3135 3.10.2 重复中断定时器RIT142 3.10.3 看门狗定时器WDT145 3.10.4 系统节拍定时器149 3.11 调试接口153 3.11.1 概述153 3.11.2 调试端口引脚153 3.11.3 调试接口电路154 3.11.4 调试注意事项155 习题3155 第4章LPC1700系列微处理器 高级接口156 4.1 通用异步收发器UART156 4.1.1 概述156 4.1.2 UART接口引脚与配置156 4.1.3 UART接口电路设计157 4.1.4 寄存器功能描述159 4.1.5 UART基本操作168 4.1.6 UART程序示例171 4.2 串行总线接口SPI和I2C175 4.2.1 SPI接口175 4.2.2 I2C接口179 4.3 脉宽调制器PWM193 4.3.1 概述193 4.3.2 引脚描述和配置194 4.3.3 寄存器描述195 4.3.4 PWM波形举例200 4.3.5 PWM程序示例202 4.4 正交编码接口QEI203 4.4.1 QEI简介203 4.4.2 功能概述203 4.4.3 引脚描述和配置206 4.4.4 寄存器描述207 4.4.5 QEI基本操作213 4.5 模数转换器和数模转换器214 4.5.1 模数转换器214 4.5.2 数模转换器218 4.6 USB总线接口219 4.6.1 USB设备控制器220 4.6.2 USB主机控制器263 4.6.3 USBOTG控制器265 4.6.4 USB固件库282 习题4289 第5章基于CMSIS接口标准 软件设计290 5.1 CMSIS标准简介290 5.2 CMSIS代码规范292 5.3 CMSIS文件结构293 5.4 CMSIS例子程序298 习题5300 附录ACortex—M3指令集301 A.1 指令集汇总301 A.2 内在函数303 附录B缩写305 附录C术语表307 参考文献310

## 章节摘录

版权页：插图：3.6.6深度掉电模式 在深度掉电模式中，需关断整个芯片的电源（实时时钟、RESET引脚、WIC和RTC备用寄存器除外）。

进入深度掉电模式使PCON中的DPDFLAG位置位。

为了优化功耗，用户有其他的选择，可关断或保留32kHz振荡器的电源。

当使用外部复位信号或使能RTC中断且产生RTC中断时，可将器件从深度掉电模式中唤醒。

3.6.7唤醒定时器 在上电或使用4MHz内部IRC振荡器作为时钟源将LPC1700系列Cortex—M3从掉电模式中唤醒时，处理器开始运行。

如果应用需要主振荡器或PLL，那么软件将需要使能这些特性并在主振荡器用作时钟源之前等待其变为稳定。

当主振荡器开始激活时，唤醒定时器允许软件确认主振荡器完全工作，然后处理器将其用作时钟源并开始执行指令。

这在上电、所有类型的复位以及任何原因所导致主振荡器功能关闭时非常重要。

由于振荡器和其他功能在掉电模式下关闭，因此使处理器从掉电模式中唤醒要使用唤醒定时器。

唤醒定时器通过检测晶振是否可靠以让代码安全执行。

当给芯片加电或某个事件使芯片退出掉电模式时，振荡器需要一段时间来产生足够振幅的信号以驱动时钟逻辑。

时间的长度取决于许多因素，包括VDD（3V3）的上升速率（上电时）、晶振的类型及其电气特性（是否使用石英晶振）、其他任何外部电路（例如电容）和振荡器在现有环境下自身的特性等。

一旦检测到一个时钟，唤醒定时器就对固定的时钟数（4096个时钟）进行计数，然后设置标志（SCS寄存器中的OSCSTAT位）表示主振荡器已准备使用，接着软件可切换为主振荡器并且启动所需的PLL。

3.7 引脚及I/O功能配置 3.7.1 引脚布局 LPC176x系列处理器共有100个引脚，提供LQFPI00封装形式的IC，其引脚分布和封装LQFPI00如图3—15所示。

从功能上将，LPC1700的100引脚分为P0/P1/P2/P3/P4接口引脚，以及电源、复位、晶振、仿真接口和其他引脚部分，P0/P1/P2/P3/P4为GP10接口，具有复用功能，通过引脚连接模块进行设置。

P0/P1/P2/P3/P4接口部分引脚、JTAG/SW仿真调试接口引脚是5V容差引脚，可提供带滞后TTL电平的数字I/O功能，晶振引脚、电源引脚和参考电压引脚不是5V容差引脚，另外当引脚选择为A/D转换输入时就不再是5V容差引脚，而且必须被限制到ADC正参考电平（VREF+），使用时要注意接口电平标准。

编辑推荐

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>