第一图书网, tushu007.com

<<PADS 9.0高速电路PCB设计与应用>>

图书基本信息

书名：<<PADS 9.0高速电路PCB设计与应用>>

13位ISBN编号：9787121119583

10位ISBN编号：7121119587

出版时间：2010-10

出版时间：电子工业出版社

作者：曾峰，巩海洪，陈洪霞　编著

页数：457

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：http://www.tushu007.com

第一图书网, tushu007.com

<<PADS 9.0高速电路PCB设计与应用>>

内容概要

PCB设计是电子产品开发从原理到转化为现实产品的关键环节，PCB设计质量的优劣决定着产品开发的效率与效益。
PADS 9.0设计软件因其功能强大易用，受到电子设计工程师的信赖，被广泛应用到不同领域的电子产品设计中。
本书以Mentor Graphics PADS 9.0的DxDesigner、PADS Logic、PADS Layout、PADS Router和HyperLynx为基础，结合当今业界PCB设计的先进理念与技术，详细介绍了高速信号印制电路设计。
主要内容包括：PADS 9.0设计系统应用的一般过程、印制电路板的设计原则与方法、信号完整性分析与设计、电磁兼容性分析与设计、PCB的可测试性及可制造性设计、多层PCB设计、混合信号PCB设计等。
本书适合从事电子产品开发及电路板设计的技术人员阅读，也可作为电子类专业学生的课外读物或教学参考书。

第一图书网, tushu007.com

<<PADS 9.0高速电路PCB设计与应用>>

书籍目录

第1章 PCB设计概述 1.1 电子设计自动化与EDA工具 1.1.1 EDA技术的概念及范畴 1.1.2 EDA常用软件 1.1.3 EDA的应用及发展趋势 1.1.4 PCB设计常用工具软件 1.2 印制电路板设计基础 1.2.1 PCB的主要类型 1.2.2 PCB设计中的基本概念 1.2.3 零件封装 1.2.4 电子产品开发流程与PCB设计 1.2.5 PCB设计注意事项第2章 PADS 9.0设计系统简介 2.1 PADS 9.0设计系统构成 2.2 PADS 9.0设计系统功能模块 2.2.1 DxDesigner 2.2.2 PADS Logic 2.2.3 PADS Layout/Router 2.2.4 HyperLynx 8.0第3章 DxDesigner原理图设计 3.1 DxDesigner原理图设计概述 3.2 DxDesigner新建设计项目及设计配置 3.2.1 新建原理图设计项目 3.2.2 配置元器件库与项目设置 3.3 原理图设计 3.3.1 创建原理图 3.3.2 元器件操作 3.3.3 添加连线 3.4 创建新元器件 3.5 检验设计 3.6 建立设计相关文档 3.7 DxDesigner与PADS Layout的连接第4章 PADS Layout布局及布线设计 4.1 布局设计 4.1.1 PCB布局的一般规则 4.1.2 设置板框及定义各类禁止区 4.1.3 自动布局 4.1.4 手工布局 4.1.5 利用原理图驱动进行布局设计 4.2 布线设计 4.2.1 PCB布线概述 4.2.2 PADS Layout布线前的准备 4.2.3 PADS Layout布线工具简介 4.2.4 手工布线 4.2.5 动态布线方式 4.2.6 自动布线（Auto Route） 4.2.7 总线布线（Bus Route） 4.2.8 草图布线（Sketch Route） 4.3 铺铜 4.3.1 铜皮（Copper） 4.3.2 灌铜（Copper Pour） 4.3.3 灌铜管理器 4.4 规则检查与输出 4.4.1 设计规则检查（DRC） 4.4.2 工程修改规则（ECO）第5章PCB设计中的规则驱动设计方法 5.1 PADS 9.0设计规则 5.2 PADS Layout设计规则定义 5.2.1 默认的设计规则定义 5.2.2 类规则定义 5.2.3 网络（Nets）规则定义 5.2.4 组规则 5.2.5 引脚对规则 5.2.6 条件规则 5.2.7 差分对规则 5.2.8 封装规则 5.2.9 元器件规则 5.3 PADS Layout设计规则检查 5.3.1 PADS Layout设计规则检查 5.3.2 安全间距设计检查 5.3.3 连通性设计检查 5.3.4 高速设计检查 5.3.5 最大过孔数目限制规则检查 5.3.6 平面层检查 5.3.7 测试点检查 5.3.8 生产加工设计检查第6章 物理设计复用 6.1 PADS设计复用概述 6.2 物理设计复用的建立与应用 6.2.1 建立一个物理设计复用 6.2.2 物理设计复用的应用 6.3 物理设计复用的编辑 6.3.1 编辑物理设计复用定义 6.3.2 查询或修改一个物理设计复用 6.3.3 选择一个物理设计复用 6.3.4 保存一个物理设计复用 6.3.5 物理设计复用的报告 6.3.6 断开一个物理设计复用 6.3.7 增加一个已有的复用 6.3.8 删除一个物理设计复用 6.3.9 Make Like Reuse 6.3.10 移动一个物理设计复用 6.3.11 打开一个物理设计复用 6.3.12 重置物理设计复用的原点第7章 PADS Router全自动布线器 7.1 全自动布线器概述 7.2 PADS Router全自动布线器用户界面 7.2.1 光标位置显示 7.2.2 PADS Router的键盘、菜单和工具栏 7.2.3 使用取景、缩放和移动 7.2.4 设计对象的选择 7.2.5 浮动面板 7.3 设计准备 7.3.1 设置测量的单位 7.3.2 设置栅格 7.3.3 设置颜色和可见性 7.3.4 设置布线选项 7.3.5 设置保护区域 7.3.6 BlazeRouter链接的应用 7.4 元器件布局 7.4.1 元器件布局前的准备 7.4.2 元器件布局的属性设置 7.4.3 元器件布局 7.5 全自动布线设计 7.5.1 定义自动布线策略 7.5.2 自动布线的模式 7.5.3 动态布线的模式 7.6 高速约束布线 7.6.1 应用布线长度监视器进行布线 7.6.2 蛇形布线 7.6.3 差分对的交互布线 7.7 定义高速设计规则 7.7.1 匹配长度规则的交互布线 7.7.2 设置和应用元器件的高级规则 7.7.3 重定义网络连接第8章 PADS Logic原理图设计 8.1 原理图设计概述 8.1.1 原理图设计一般原则 8.1.2 原理图绘制的一般过程 8.2 图形用户界面（GUI） 8.2.1 PADS Logic的交互操作 8.2.2 使用工作空间 8.2.3 设置栅格 8.2.4 取景和缩放 8.2.5 常用参数的设置 8.3 定义元器件库 8.3.1 元器件类型 8.3.2 建立引脚封装 8.3.3 建立CAE 封装 8.3.4 建立元器件类型 8.4 放置元器件 8.4.1 添加和摆放元器件 8.4.2 删除元器件 8.5 原理图连线 8.5.1 建立新的连线 8.5.2 移动命令 8.5.3 连接电源和地线 8.5.4 在不同页面之间加连线 8.5.5 悬浮连线 8.5.6 高级连线功能 8.6 添加总线 8.6.1 建立总线 8.6.2 连接到总线 8.6.3 复制连线 8.7 修改设计 8.7.1 修改设计对象的属性 8.7.2 更换元器件 8.7.3 交换元器件名、交换引脚 8.7.4 排列元器件 8.7.5 改变元器件的值 8.7.6 原理图内容复制 8.7.7 添加文字注释 8.8 定义设计规则 8.8.1 PCB层的设置 8.8.2 设置默认规则 8.9 生成网表、材料清单及智能PDF文档 8.9.1 建立网表（Netlist） 8.9.2 生成材料清单 8.9.3 生成智能PDF文档 8.10 PADS Logic的OLE功能 8.10.1 嵌入目标 8.10.2 PADS Logic和PADS Layout之间进行OLE通信 8.11 工程设计修改第9章 多层PCB设计 9.1 多层电路板设计流程 9.2 PADS设计系统的层配置 9.3 多层电路板层叠的配置 9.3.1 多层电路板层叠分析与配置原则 9.3.2 多层电路板常见层叠配置 9.4 多层电路板设计实例第10章 PCB的可测试性和可制造性设计 10.1 可测试性设计 10.1.1 可测试性设计概述 10.1.2 放置测试点 10.2 可制造性设计 10.2.1 可制造性设计概述 10.2.2

第一图书网, tushu007.com

PADS Layout与CAMCAD Professional的链接 10.3 CAM350、PADS Layout与可制造性设计 10.3.1 CAM350基础知识 10.3.2 PADS Layout生成CAM文件 10.3.3 CAM Plus的应用 10.3.4 CAM350的基本应用 10.3.5 反向标注CAM350文件到PAD Layout设计系统 10.3.6 3D浏览器第11章 HyperLynx与高速信号PCB设计 11.1 高速信号印制电路板设计概述 11.2 高速信号印制电路板设计流程 11.3 基于信号完整性分析的PCB设计方法 11.4 HyperLynx概述 11.4.1 HyperLynx基本概念 11.4.2 整板层叠及阻抗设计 11.5 LineSim布线前仿真 11.5.1 LineSim布线前仿真的准备 11.5.2 对时钟线仿真 11.5.3 时钟线上串联端接的仿真 11.5.4 有损传输线模型仿真 11.5.5 HSPICE仿真 11.5.6 LineSim串扰分析 11.6 BoardSim仿真分析 11.6.1 BoardSim仿真分析的准备 11.6.2 BoardSim交互式仿真 11.6.3 BoardSim端接向导 11.6.4 BoardSim串扰分析 11.6.5 BoardSim板级分析 11.6.6 BoardSim对部分网络的详细分析 11.6.7 BoardSim差分和GHz仿真 11.6.8 可视的IBIS编辑器 11.6.9 建立一个Databook模型 11.7 多板仿真分析 11.7.1 多板仿真分析概述 11.7.2 建立多板仿真分析项目 11.7.3 多板仿真分析第12章 混合信号PCB设计 12.1 混合信号PCB的设计需求分析及设计原则 12.2 混合信号和模拟导线的分析 12.3 HyperLynx PI与混合信号PCB电源完整性设计 12.3.1 HyperLynx PI与混合信号PCB电源完整性设计概述 12.3.2 HyperLynx PI的IR压降分析 12.3.3 HyperLynx PI优化PCB供电网络附录A 印制电路词汇附录B PADS中的直接命令附录C PowerPCB中的快捷键

第一图书网, tushu007.com

章节摘录

插图：按照产品的结构层次，可测试性设计可以分为系统级测试性设计、电路模块的测试性设计、电路芯片的测试性设计、软件的测试性设计、PCB组装件级的测试等。
系统级测试性设计的基本原则：通过将系统划分成各个模块来解决系统测试的复杂性；在系统中插入测试功能，先测试单个模块，再测试模块间的相互作用，进而完成整个系统的测试。
电路模块的测试性设计技术主要有：内建自测试设计技术、扫描通路设计技术和测试总线技术等。
另外，传统的测试方法建立在对电路的功能测试基础上。
但随着电路复杂性增加，对功能测试矢量的收集是一个巨大的工作量。
而实际上，电路都是由一些独立的或近似独立的功能块所组成的。
因此，对这些功能块分别进行测试则更有效，一种称为结构化测试的电路测试设计方法应运而生。
由于这些功能块不一定具有相应的输人／输出引脚，因此需要插入一些新的结构。
系统级芯片（SOC）往往包含着一个或多个模拟的功能块。
随着系统级芯片越来越多地使用，模拟电路的可测试性设计技术也逐渐引起测试界的重视。
目前大多数电路的测试性设计都集中在数字逻辑电路，在数字逻辑电路中广泛应用的可测试性设计技术不能简单地移植于模拟电路。
目前对模拟电路的可测试性设计主要采用以下几种方式：第一，功能结构重组，此方法是在电路的功能结构经过重组后，利用输出信号判断电路是否发生错误；第二，插人测试点；第三，进行数模／模数转换，即在芯片设计中加入模数转换器和数模转换器，把待测电路的模拟输出信号变成数字信号，把待测电路的数字输人信号变成模拟信号，从而实现激励和响应的传播。
PCB组装件级的测试主要有两种类型，一种是对有独立电气功能的组装件进行功能测试，在组装件的输入端施加预定的激励信号，通过监测输出端的结果来确认设计和安装是否正确。
另一种是对组装件进行光学检测和在线测试，光学检测对设计没有明确的制约，只要保持电路有一定的可视性就可以检测，该法主要检查安装和焊接的质量；在线测试对印制电路板的限制主要是测试点应设计在坐标网格上能与测试针床匹配的地方，并且能在焊接面测试。
如果用探头（飞针）测试，则既要保证测试点位于坐标网格上，又要在布局时保持足够的空间以使飞针撞到被测试点。
飞针测试可在电路板的两面进行，主要检测组装焊接质量和加工中元器件有无损坏。

第一图书网, tushu007.com

编辑推荐

《PADS 9.0高速电路PCB设计与应用》：EDA工具应用丛书。

第一图书网, tushu007.com

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:http://www.tushu007.com