

<<数字VLSI芯片设计>>

图书基本信息

书名：<<数字VLSI芯片设计>>

13位ISBN编号：9787121096075

10位ISBN编号：7121096072

出版时间：2009-11

出版时间：电子工业出版社

作者：艾瑞克·布鲁范德

页数：367

译者：周润德

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字VLSI芯片设计>>

前言

2001年7月间，电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师，商量引进国外教材问题。

与会同志对出版社提出的计划十分赞同，大家认为，这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。

编写、出版一本好的教材，意味着开设了一门好的课程，甚至可能预示着一个崭新学科的诞生。

20世纪40年代MIT林肯实验室出版的一套28本雷达丛书，对近代电子学科、特别是对雷达技术的推动作用，就是一个很好的例子。

我国领导部门对教材建设一直非常重视。

20世纪80年代，在原教委教材编审委员会的领导下，汇集了高等院校几百位富有教学经验的专家，编写、出版了一大批教材；很多院校还根据学校的特点和需要，陆续编写了大量的讲义和参考书。

这些教材对高校的教学工作发挥了极好的作用。

近年来，随着教学改革不断深入和科学技术的飞速进步，有的教材内容已比较陈旧、落后，难以适应教学的要求，特别是在电子学和通信技术发展神速、可以讲是日新月异的今天，如何适应这种情况，更是一个必须认真考虑的问题。

解决这个问题，除了依靠高校的老师 and 专家撰写新的符合要求的教科书外，引进和出版一些国外优秀电子与通信教材，尤其是有选择地引进一批英文原版教材，是会有好处的。

一年多来，电子工业出版社为此做了很多工作。

他们成立了一个“国外电子与通信教材系列”项目组，选派了富有经验的业务骨干负责有关工作，收集了230余种通信教材和参考书的详细资料，调来了100余种原版教材样书，依靠由20余位专家组成的出版委员会，从中精选了40多种，内容丰富，覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面，既可作为通信专业本科生和研究生的教学用书，也可作为有关专业人员的参考材料。

此外，这批教材，有的翻译为中文，还有部分教材直接影印出版，以供教师用英语直接授课。

希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里，我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。

各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度，充分体现了中国教育工作者和出版工作者的良好美德。

<<数字VLSI芯片设计>>

内容概要

本书介绍如何使用Cadence和Synopsys公司的CAD工具来实际设计数字VLSI芯片。

读者通过本书可以循序渐进地学习这些CAD工具，并使用这些软件设计出可制造的数字集成电路芯片。

本书内容按集成电路的设计流程编排，包括CAD设计平台、电路图输入、Vefil09仿真、版图编辑、标准单元设计、模拟和数模混合信号仿真、单元表征和建库、Vefilog综合、抽象形式生成、布局布线及芯片组装等工具；每一工具的使用都以实例说明，最后给出了一个设计简化MIPS微处理器的完整例子。

本书可与有关集成电路设计理论的教科书配套使用，可作为高等院校有关集成电路设计理论类课程的配套教材和集成电路设计实践类课程的教科书，也可作为集成电路设计人员的培训教材和使用手册。

<<数字VLSI芯片设计>>

作者简介

作者：(美国)艾瑞克·布鲁范德(Erik Brunvand) 译者：周润德

<<数字VLSI芯片设计>>

书籍目录

第1章 引言 1.1 CAD工具流程 1.1.1 定制VLSI及单元设计流程 1.1.2 层次化的单元 / 模块ASIC流程 1.2 本书的内容 1.3 关于工具的瑕疵问题 1.4 工具设置及执行脚本 1.5 字体使用约定第2章 Cadence设计平台DFII及启动命令ICFB 2.1 Cadence设计平台 2.2 启动Cadence 2.3 小结第3章 Composer原理图输入工具 3.1 启动Cadence建立一个新的工作库 3.2 建立新单元 3.2.1 建立全加器原理图视图 3.2.2 建立加法器符号图 3.2.3 用一位全加器组成两位加法器 3.3 晶体管级原理图 3.4 打印原理图 3.4.1 修改后脚本打印文件 3.5 变量、端口和单元的命名规则 3.6 小结第4章 Verilog仿真 4.1 Composer原理图的Verilog仿真 4.1.1 用Verilog.XL仿真原理图 4.1.2 用NC_Verilog仿真原理图 4.2 Composer工具中的行为级Verilog代码 4.2.1 生成行为级视图 4.2.2 仿真行为级视图 4.3 独立的Verilog仿真 4.3.1 Verilog—XL 4.3.2 NCVerilog 4.3.3 VCS 4.4 Verilog仿真中的时序 4.4.1 行为级与晶体管开关级仿真的比较 4.4.2 行为级逻辑门时序 4.4.3 标准延时格式时序 4.4.4 晶体管时序 4.5 小结第5章 Virtuos0版图编辑器 5.1 反相器原理图 5.1.1 启动Cadence的icfb 5.1.2 建立反相器原理图 5.1.3 建立反相器符号图 5.2 反相器版图 5.2.1 建立新的版图视图 5.2.2 绘制nMOS晶体管 5.2.3 绘制pMOS晶体管 5.2.4 用晶体管版图组装反相器 5.2.5 用层次化方法建立版图 5.2.6 Virtuos0命令概要 5.3 打印版图 5.4 设计规则检查 5.4.1 DIVA设计规则检查 5.5 生成提取视图 5.6 版图对照原理图检查 5.6.1 生成模拟提取视图 5.7 单元设计全流程 (到目前为止) 5.8 小结第6章 标准单元设计模板 6.1 标准单元几何尺寸说明 6.2 标准单元I/O端口布置 6.3 标准单元晶体管尺寸选择 6.4 小结第7章 Spectre模拟仿真器 7.1 原理图仿真 (瞬态仿真) 7.2 Spectre模拟环境下仿真 7.3 用配置视图仿真 7.4 模拟, 数字混合仿真 7.4.1 有关混合模式仿真的结束语 7.5 静态仿真 7.5.1 参数化仿真.....第8章 单元表征第9章 Verilog综合 第10章 抽象生成第11章 SOC Encounter布局布线第12章 芯片组装第13章 设计举例附录参考文献术语表

<<数字VLSI芯片设计>>

章节摘录

插图：在我们埋头于本书的内容前，先来谈谈工具的瑕疵问题。

这些工具是很复杂的，并且使用这些工具设计的系统也是很复杂的。

这些工具看起来也相当烦琐，有时还会出现瑕疵，事实上也确实如此。

然而，即使对于工具中难免发生的瑕疵，我也会鼓励读者仔细地跟从本书的内容，并且在遇到问题时也不要埋怨工具的瑕疵！

在多年讲授这些工具的课程之后，我发现当我们在课堂环境下遇到了工具麻烦时，几乎可以百分之百地肯定这一定是我们做了什么事，或者是我们的数据有些不对，而不是因为工具有瑕疵。

我们常常会惊奇于所做之事与步骤规定要做之事之间的细微差别。

但遇到此种情形时，务请放松，并仔细想一想究竟发生了什么以及可能是什么原因引起的。

有时在出错报告中会提供确切的信息，这时就要仔细地阅读。

可以试着将情况向他人解释一下，在解释的过程中或许会明白发生了什么。

当然，遇到这种情况时，也可以请他人看一下。

一定要试着去解决问题而不是埋怨所用的工具！

如果最终确定是工具的问题，那么至少我们已排除了其他原因。

1.4 工具设置及执行脚本由于这些工具是成套工具中许多种工具的复杂组合，所以它们的名字（如Composer）就很少是我们启动这些工具时所运行的实际可执行代码的名字。

而且大多数工具都有其他重要的事情需要在我们的环境中首先进行初始化，然后才能启用这些工具。

我们必须建立起工具目录的搜索路径，以使shell（UNIX命令行界面）和工具能找到所需的信息。

初始化和设置文件必须包含在启动工具的目录中。

此外还必须设置环境变量以通知工具将怎样使用它们。

这里不打算在每一章中描述每一种工具的设置和执行要求，而是把所有这些要求打包在一个可执行的脚本中来启动一个新的shell，并且对shell环境进行所有必要的修改，然后运行这些工具。

这样做的主要好处是，我们可以只运行这个shell脚本而不必记住所有其他的设置要求，而且它也恰好能把对shell的这些修改打包到专门为运行该工具而启动的新shell中。

一旦这一工具（通过shell脚本）退出，这些修改就不再起作用，以免影响其他事情的处理。

<<数字VLSI芯片设计>>

编辑推荐

《数字VLSI芯片设计:使用Cadence和Synopsys CAD工具》：国外电子与通信教材系列

<<数字VLSI芯片设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介, 请支持正版图书。

更多资源请访问:<http://www.tushu007.com>