

<<EDA技术与应用>>

图书基本信息

书名：<<EDA技术与应用>>

13位ISBN编号：9787111415671

10位ISBN编号：7111415671

出版时间：2013-3

出版时间：机械工业出版社

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<EDA技术与应用>>

书籍目录

前言 第1章EDA技术概述 1.1EDA技术的概念 1.2EDA技术的优势 1.3硬件描述语言 1.4EDA开发工具 1.4.1软件开发工具 1.4.2可编程逻辑器件 1.4.3实验开发系统 1.5EDA工程设计流程 1.5.1设计准备 1.5.2设计输入 1.5.3设计处理 1.5.4设计校验 1.5.5器件编程 1.5.6器件测试和设计验证 1.6EDA技术的发展趋势 1.6.1可编程逻辑器件的发展趋势 1.6.2开发工具的发展趋势 1.6.3系统描述方式的发展趋势 习题 第2章EDA工具软件 2.1QuartusII简介 2.2QuartusII的原理图输入设计法 2.2.1建立设计工程 2.2.2设计项目的编译 2.2.3生成元件符号 2.2.4设计项目的仿真 2.2.5编程下载设计文件 2.2.6设计电路硬件调试 2.3层次化设计方法 2.4MAX+plusII老式宏函数的应用 2.5QuartusII强函数的应用 习题 第3章可编程逻辑器件 3.1可编程逻辑器件简介 3.1.1可编程逻辑器件的发展历程 3.1.2可编程逻辑器件的分类 3.2简单PLD原理 3.2.1PROM结构原理 3.2.2PLA结构原理 3.2.3PAL结构原理 3.2.4GAL结构原理 3.3复杂可编程逻辑器件 (CPLD) 3.3.1CPLD基本结构 3.3.2CPLD工作原理 3.4现场可编程门阵列 (FPGA) 3.4.1FPGA基本结构 3.4.2FPGA工作原理 3.5编程与配置 3.5.1JTAG方式的在系统编程 3.5.2使用PC并口配置FPGA 3.5.3FPGA专用配置芯片 习题 第4章硬件描述语言VHDL 4.1VHDL简介 4.1.1VHDL发展概况 4.1.2VHDL的特点 4.2VHDL程序基本结构 4.2.1VHDL程序框架 4.2.2库和程序包 4.2.3实体 4.2.4结构体 4.2.5配置 4.2.6VHDL设计实例 4.3VHDL要素 4.3.1VHDL文字规则 4.3.2VHDL数据对象 4.3.3VHDL数据类型 4.3.4VHDL的预定义数据类型 4.3.5IEEE预定义的标准逻辑位和矢量 4.3.6用户自定义的预定义数据类型 4.3.7VHDL操作符 4.4VHDL顺序语句 4.4.1赋值语句 4.4.2转向控制语句 4.4.3等待 (WAIT) 语句 4.4.4断言 (ASSERT) 语句 4.4.5空操作 (NULL) 语句 4.5VHDL并行语句 4.5.1进程语句 4.5.2块语句 4.5.3并行信号赋值语句 4.5.4元件例化语句 4.5.5生成语句 4.5.6子程序和并行过程调用语句 习题 第5章EDA技术应用 5.1组合逻辑电路的设计 5.1.1门电路的设计 5.1.2编码器的设计 5.1.3译码器的设计 5.1.4数据选择器的设计 5.1.5数值比较器的设计 5.1.6运算电路的设计 5.2时序逻辑电路的设计 5.2.1触发器的设计 5.2.2锁存器的设计 5.2.3寄存器和移位寄存器的设计 5.2.4计数器的设计 5.3存储器的设计 5.3.1只读存储器的设计 5.3.2随机存储器的设计 5.4EDA技术的设计实例 5.4.1交通灯的设计 5.4.2正弦信号发生器的设计 5.4.3QPSK直接序列扩频调制器的设计 5.4.4序列检测器的设计 习题 第6章EDA技术实验 6.1EDA基础实验 实验1EDA软件的熟悉与使用 实验21位半加器的设计 实验31位全加器的设计 实验4译码器实验 实验5基于LPM_ROM的九九乘法器 实验6数据选择器的VHDL设计 实验7触发器实验 6.2EDA综合设计实验 实验8数码管显示控制实验 实验9计数器实验 实验10计数、译码和显示电路设计 实验112位十进制数字频率计 实验12序列信号发生器 实验138位硬件加法器 实验14D—A接口电路与波形发生器设计 实验15数字钟的设计 附录 附录A ZY11EDA13BE型EDA技术实验箱简介 A.1概述 A.2ZY11EDA13BE型EDA技术实验箱的各功能模块 A.3适配板与扩展板实验开发说明 附录B逻辑符号对照表 参考文献

章节摘录

版权页：插图：（1）第一阶段：PLD诞生及简单PLD发展阶段 20世纪70年代，熔丝编程的可编程只读存储器（Programmable Read Only Memory, PROM）和可编程逻辑阵列（Programmable Logic Array, PLA）的出现，标志着PLD的诞生。

可编程逻辑器件最早是根据数字电子系统组成基本单元——门电路编程来实现的，任何组合电路都可用与门和或门组成，时序电路可用组合电路加上存储单元来实现。

早期PLD就是用可编程的与阵列和可编程的或阵列组成的。

PROM是采用固定的与阵列和可编程的或阵列组成的PLD，由于输入变量的增加会引起存储容量的急剧上升，只能用于简单组合电路的编程。

PLA是由可编程的与阵列和可编程的或阵列组成的，克服了PROM随着输入变量的增加规模迅速增加的问题，利用率高，但由于与阵列和或阵列都可编程，软件算法复杂，编程后器件运行速度慢，只能在小规模逻辑电路上应用。

现在这两种器件在EDA上已不再采用，但PROM作为存储器，PLA作为全定制ASIC设计技术，还在应用。

20世纪70年代末，AMD公司对PLA进行了改进，推出了PAL（Programmable Array Logic）器件，PAL与PLA相似，也由与阵列和或阵列组成，但在编程接点上与PAL不同，而与PROM相似，或阵列是固定的，只有与阵列可编程。

或阵列固定与阵列可编程结构，简化了编程算法，运行速度也提高了，适用于中小规模可编程电路。

但PAL为适应不同应用的需要，输出I/O结构也要跟着变化，输出I/O结构很多，而一种输出I/O结构方式就有一种PAL器件，给生产、使用带来不便。

且PAL器件一般采用熔丝工艺生产，一次可编程，修改电路需要更换整个PAL器件，成本太高。

现在，PAL已被GAL所取代。

以上可编程逻辑器件，都是乘积项可编程结构，都只解决了组合逻辑电路的可编程问题，对于时序电路，需要另外加上锁存器、触发器来构成，如PAL加上输出寄存器，就可实现时序电路可编程。

（2）第二阶段：乘积项可编程结构PLD发展与成熟阶段 20世纪80年代初，Lattice（莱迪思）公司开始研究一种新的乘积项可编程结构PLD。

1985年，推出了一种在PAL基础上改进的GAL（Generic Array Logic）器件。

GAL器件首次在PLD上采用EEPROM工艺，能够电擦除重复编程，使得修改电路不需更换硬件，可以灵活方便地应用，乃至更新换代。

<<EDA技术与应用>>

编辑推荐

《普通高等教育电气信息类规划教材:EDA技术与应用》可作为高等院校电子类、通信信息类、自动化类、计算机类专业的教材,也可作为广大工程技术人员的参考书。

<<EDA技术与应用>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>