

## <<计算机组成原理>>

### 图书基本信息

书名：<<计算机组成原理>>

13位ISBN编号：9787111407171

10位ISBN编号：7111407172

出版时间：2013-3

出版时间：机械工业出版社

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## &lt;&lt;计算机组成原理&gt;&gt;

## 书籍目录

序 第2版前言 第一章计算机系统概述 第一节计算机的发展与应用 一、计算机的发展 二、计算机的应用 第二节计算机系统的组成 一、存储程序与冯·诺依曼计算机 二、计算机的硬件系统 三、计算机的软件系统 四、硬件和软件的逻辑等价性 五、指令及指令的执行过程 第三节计算机系统的层次结构 第四节计算机的特点、性能指标及分类 一、计算机的特点 二、计算机的性能指标 三、计算机的分类 习题一 第二章运算方法与运算器 第一节数值信息的表示法 一、数据的机器码表示法 二、数据的定点表示 三、数据的浮点表示 第二节非数值信息的表示法 一、字符数据的表示 二、汉字的表示 第三节数值数据的校验 一、奇偶校验码 二、海明校验码 三、循环冗余校验码(CRC码) 第四节定点加、减法运算 一、补码加、减法运算 二、加、减法运算的溢出处理 三、补码定点加、减法运算的实现 第五节定点乘法运算 一、原码一位乘法 二、补码一位乘法 三、补码两位乘法 四、阵列乘法器 第六节定点除法运算 一、定点原码除法 二、定点补码除法 第七节浮点数的算术运算 一、浮点加法、减法运算 二、浮点乘法运算 三、浮点除法运算 第八节逻辑运算及实现 一、逻辑非 二、逻辑或 三、逻辑与 四、逻辑异或 第九节定点运算器的组成与结构 一、加法器及进位系统 二、算术逻辑运算单元 三、定点运算器 四、浮点运算器简介 习题二 第三章存储系统与存储器 第一节概述 一、存储器的基本概念 二、存储器分类 三、存储器系统的层次结构 第二节主存储器 一、主存储器的基本组成 二、主存储器处于全机的中心地位 三、主存储器的分类 四、主存储器的技术指标 第三节半导体随机读写存储器 一、静态MOS存储器(SRAM) 二、动态MOS存储器(DRAM) 三、DRAM的研制与发展 第四节非易失性半导体存储器 一、掩膜式只读存储器(MROM) 二、可编程只读存储器(PROM) 三、可擦除可编程只读存储器(EPROM) 四、电擦除可编程只读存储器(EEPROM) 五、闪速存储器(Flash Memory) 第五节主存储器的控制与组成 一、存储器容量的扩充 二、存储控制 三、存储校验线路 第六节高速存储器 一、相联存储器 二、多体交叉存储器 三、双端口存储器 第七节高速缓冲存储器 一、高速缓冲存储器的工作原理 二、Cache的组织与管理 三、奔腾PC的Cache 第八节虚拟存储器 习题三 第四章指令系统 第一节指令系统的发展与性能 一、指令系统的发展 二、指令系统的性能 三、计算机语言与硬件结构的关系 第二节指令格式 一、指令操作码与地址码 二、指令字长度与扩展方法 三、指令格式举例 第三节寻址方式 一、指令的寻址方式 二、操作数的寻址方式 第四节指令系统的分类与基本指令 一、指令系统的分类 二、基本指令系统 第五节精简指令系统计算机和复杂指令系统计算机 一、精简指令系统计算机(RISC) 二、复杂指令系统计算机(CISC) 习题四 第五章中央处理部件 第一节CPU的功能与组成 一、CPU的功能 二、CPU的基本组成 三、CPU中的主要寄存器 四、操作控制器和时序产生器 第二节指令周期与时序信号产生器 一、指令周期 二、时序信号产生器 三、CPU的控制方式 第三节微程序设计技术和微程序控制器 一、微程序设计技术 二、微程序控制器 第四节组合逻辑控制器与门阵列控制器 一、组合逻辑控制器 二、门阵列控制器 第五节CPU中的流水线结构 一、流水线的工作原理 二、流水线分类 三、流水线中的问题 第六节CPU结构举例 一、RISC CPU举例 二、CISC CPU举例 第七节多处理器系统 一、计算机系统结构的分类 二、多处理器系统 习题五 第六章系统总线 第一节总线的基本概念和结构形态 一、总线的特性 二、总线的分类 三、总线的性能指标 四、总线的连接方式 第二节总线接口 一、信息的传送方式 二、接口的基本概念 三、接口的分类 第三节总线的控制与通信 一、总线控制 二、总线通信 第四节常用总线 一、常用总线简介 二、标准接口类型 习题六 第七章输入/输出系统 第一节输入/输出系统概述 一、输入/输出设备的特性 二、输入/输出设备的编址方式 三、输入/输出数据的控制方式 第二节程序直接控制方式 第三节程序中断方式 一、中断的基本概念 二、中断源和中断类型 三、中断处理 四、程序中断方式的基本接口 五、单级中断和多级中断 六、中断响应及响应条件 七、向量中断 第四节DMA方式 一、什么是DMA方式 二、DMA的数据传送方式 三、DMA控制接口的基本结构 第五节通道方式 一、通道的功能 二、通道的类型 三、通道结构的发展 第六节几种I/O方式的比较 习题七 第八章外部设备 第一节外部设备概述 一、外部设备的特点 二、外部设备的分类 第二节输入设备 一、键盘 二、图形图像输入设备 三、其他输入设备 第三节显示输出设备 一、显示设备的分类及有关术语 二、字符显示器 三、图形图像显示器 四、IBM PC系列机的显示标准 第四节打印输出设备 一、点阵式打印机 二、激光打印机 三、喷墨式打印机 第五节磁表面存储器 一、磁记录原理与记录方式 二、硬磁盘存储器 三、磁盘阵列 四、软磁盘存储器 五、磁带存储器 第六节光

<<计算机组成原理>>

盘存储器 一、只读型光盘存储器 二、一次写入型光盘存储器 三、读 / 写型光盘存储器 第七节 移动存储设备 一、移动存储器的分类 二、移动硬盘 三、各类闪存盘 习题八 参考文献

## &lt;&lt;计算机组成原理&gt;&gt;

## 章节摘录

版权页：插图：三、存储校验线路 计算机在运行过程中，主存储器要和CPU、各种外部设备频繁地高速交换数据。

由于结构、工艺和元件质量等种种原因，数据在存储过程中有可能出错，所以，一般在主存储器中设置差错校验线路。

实现差错检测和差错校正的代价是信息冗余。

信息代码在写入主存时，按一定的规则附加若干位，称为校验位。

在读出时，可根据校验位和信息位的对应关系，对读出代码进行校验，以确定是否出现差错，或者是否可以纠正错误代码。

早期的计算机多采用奇偶校验电路，只有一位附加位，但这只能发现一位错而不能纠正。

由于大规模集成电路的发展，主存储器的位数可以越来越大，是多数计算机的存储器都有纠正错误代码的功能（ECC），一般采用的CRC码校验线路可以纠正一位或多位错。

第六节高速存储器 程序和数据首先必须存储在主存储器中，才能直接被CPU执行和处理。

随着软件规模的增大和系统性能要求的提高，要求主存的容量要大，速度要快。

尽管主存的存取速度在不断的提高，但它的速度与CPU的速度相比仍存在较大的差距，主存的存取速度是整个计算机系统速度的瓶颈。

为了解决这个瓶颈问题，存储器系统采用了层次结构，用虚拟存储器方式扩大主存的存储容量，用高速缓冲存储器提高主存的存取速度。

除此以外，调整主存的组织结构来提高存取速度，也是一种行之有效的办法。

本节将介绍几种高速存储器。

一、相联存储器 在计算机中，一般使用的存储器都是按地址访问的存储器，而相联存储器（CAM）是按存储内容访问的存储器。

其工作方式是把存储单元所存的内容的某一部分作为检索项（也称为关键字或关键项），去检查相联存储器，直接找到该数据并将它读出。

相联存储器的逻辑结构如图3—22所示。

它由存储体、检索寄存器、屏蔽寄存器、匹配寄存器、比较线路、数据寄存器以及控制线路组成。

检索寄存器和屏蔽寄存器的位数与存储体中存储单元的位数相等，匹配寄存器的位数与存储单元数相等。

匹配寄存器的每一位对应于存储体中一个单元。

当需要查找某一数据时，先把数据本身或数据的特征标志部分（检索项）送入检索寄存器。

屏蔽寄存器起屏蔽作用，即当某一位为0时，检索寄存器中的相应位应在下面逻辑比较中不起作用，也就是说这位不参加检索，如取检索寄存器中前8位为检索项。

## <<计算机组成原理>>

### 编辑推荐

《普通高等教育规划教材:计算机组成原理(第2版)》是应用型本科计算机科学与技术专业规划教材,可作为普通高等院校计算机及相关专业计算机组成原理的教材,也可作为高职、高专计算机专业的教材,还可作为非计算机专业和计算机工程技术人员的参考用书。

<<计算机组成原理>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>