

<<数字逻辑>>

图书基本信息

书名：<<数字逻辑>>

13位ISBN编号：9787030369093

10位ISBN编号：7030369092

出版时间：2013-3

出版时间：朱正东、方维、吴俊、白中英 科学出版社 (2013-03出版)

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字逻辑>>

内容概要

<<数字逻辑>>

作者简介

白中英，北京邮电大学计算机学院二级教授、博士生导师。

研究方向：计算机体系结构、网络安全。

在工程和科学研究中，先后主持完成国家863项目、国家自然科学基金项目4项，省部级项目6项。

1项成果获全国科学大会重大成果奖，1项成果获国家科技进步奖，5项成果获部级科技进步一、二等奖，3项成果获国家发明专利。

在教育和教学研究中，《计算机组成原理教程》获国家级优秀教材特等奖，4项成果获国家级教学成果奖。

2003年首届北京市“教学名师奖”，2008年“国家级优秀教学团队”。

出版著作15部，发表学术论文60余篇。

指导博士、硕士研究生50余人。

2008年“国家级优秀教学团队”。

出版著作15部，发表学术论文60余篇。

指导博士、硕士研究生50余人。

<<数字逻辑>>

书籍目录

第0章成才之路 0.1立志奋斗机遇 0.2知识智力能力 0.3业绩定律公式 0.4实验教学的定位和组织 0.5创新与实践 第1章开关理论基础 1.1二进制系统 1.1.1连续量和离散量 1.1.2开关量 1.1.3数字波形 1.2数制与码制 1.2.1进位计数制 1.2.2进位计数制的相互转换 1.2.3二进制编码 1.3逻辑函数及其描述工具 1.3.1逻辑函数的基本概念 1.3.2逻辑函数的描述工具 1.3.3基本逻辑运算 1.3.4正逻辑、负逻辑、三态门 1.4布尔代数 1.4.1布尔代数的基本定律 1.4.2布尔代数运算的基本规则 1.4.3用布尔代数简化逻辑函数 1.5卡诺图 1.5.1卡诺图的结构与特点 1.5.2用卡诺图简化逻辑函数 1.6数字集成电路 1.6.1集成电路的制造技术类型 1.6.2集成电路的封装类型 1.6.3集成电路的规模类型 1.6.4集成电路的使用特性 小结 习题 第2章组合逻辑 2.1组合逻辑分析 2.1.1逐级电平推导法 2.1.2列写布尔表达式法 2.1.3数字波形图分析法 2.1.4列写逻辑电路真值表法 2.1.5组合逻辑中的竞争冒险 2.2组合逻辑设计 2.2.1组合逻辑设计步骤 2.2.2逻辑问题的描述 2.2.3利用任意项的逻辑设计 2.3组合逻辑电路的等价变换 2.3.1狄摩根定理的应用 2.3.2与非门、或非门作为通用元件 2.3.3利用与非门/或非门进行等价变换 2.3.4逻辑函数的“与或非”门实现 2.4数据选择器与分配器 2.4.1数据选择器 2.4.2数据分配器 2.5译码器和编码器 2.5.1译码器 2.5.2编码器 2.6数据比较器和加法器 2.6.1数据比较器 2.6.2加法器 2.7奇偶校验器 2.7.1奇偶校验的基本原理 2.7.2具有奇偶校验的数据传输 小结 “习题 第3章时序逻辑 3.1锁存器 3.1.1锁存器的基本特性 3.1.2基本sR锁存器 3.1.3门控sR锁存器 3.1.4门控D锁存器 3.2触发器 3.2.1sR触发器 3.2.2D触发器 3.2.3JK触发器 3.2.4触发器的应用和时间参数 3.3寄存器和移位寄存器 3.3.1寄存器 3.3.2移位寄存器 3.4计数器 3.4.1同步计数器 3.4.2异步计数器 3.4.3中规模集成计数器及应用 3.5定时脉冲产生器 3.5.1时钟脉冲源电路 3.5.2节拍脉冲产生器 3.5.3数字钟 3.6同步时序逻辑分析 3.6.1同步时序逻辑电路的描述工具 3.6.2同步时序逻辑电路分析的一般方法 3.7同步时序逻辑设计 3.7.1同步时序逻辑设计方法和步骤 3.7.2建立原始状态表的方法 3.7.3状态编码 小结 习题 第4章存储逻辑 4.1特殊存储部件 4.1.1寄存器堆 4.1.2寄存器队列 4.1.3寄存器堆栈 4.2随机读写存储器RAM 4.2.1RAM的逻辑结构 4.2.2地址译码方法 4.2.3SRAM存储器 4.2.4DRAM存储器 4.3只读存储器ROM 4.3.1掩模RoM 4.3.2可编程R()M 4.4FLAsH存储器 4.4.1FLA.SH存储元 4.4.2FL&S{存储器的基本操作 4.4.3FLASH存储器的阵列结构 4.5存储器容量的扩充 4.5.1字长位数扩展 4.5.2字存储容量扩展 小结 习题 第5章可编程逻辑 5.1PLD的基本概念 5.1.1可编程阵列 5.1.2PLD的类型 5.2现场可编程门阵列FPGA 5.2.1FPGA的基本结构 5.2.2可组态逻辑块CLB 5.2.3SRAM为基础的FPGA 5.3在系统可编程IsP 5.3.1ispLsl器件的体系结构 5.3.2EPM7128S器件的体系结构 5.3.3在系统编程原理 5.4可编程逻辑的原理图方式设计 5.4.1编程环境和设计流程图 5.4.2设计输入 5.4.3功能模拟 5.4.4综合和实现(软件) 5.4.5时序模拟 5.4.6器件下载 5.5可编程逻辑的VHDL文本方式设计 5.5.1VHDL的基本概念 5.5.2VHDL的组合逻辑设计 5.5.3VHDL的时序逻辑设计 小结 习题 第6章数字系统 6.1数字系统的基本概念 6.1.1一个数字系统实例 6.1.2数字系统的基本模型 6.1.3数字系统与逻辑功能部件的区别 6.2数据通路 6.2.1总线结构 6.2.2数据通路实例 6.3由顶向下的设计方法 ” 6.3.1数字系统的设计任务 6.3.2算法状态机和算法流程图 6.4小型控制器的设计 6.4.1控制器的基本概念 6.4.2计数器型控制器 6.4.3多路选择器型控制器 6.4.4定序型控制器 6.5数字系统设计实例 6.5.1由顶向下——子系统的划分 6.5.2小型控制器的实现方案 小结 习题 第7章A / D转换、D / A转换 7.1数字信号处理的基本概念 7.2A / D转换 7.2.1采样定理 7.2.2模数转换过程 7.2.3A / D转换器 7.2.4Aix : 的性能参数 7.3D / A转换 7.3.1权电阻DAc 7.3.2R2RT型DAC 7.3.3R2R倒T型DAc 7.3.4DAC的性能参数 小结 习题 参考文献 附录《数字逻辑》(第六版立体化教材)配套教材与教学设备

<<数字逻辑>>

章节摘录

版权页：插图：6.1.2数字系统的基本模型 所谓数字系统，是指交互式的以离散形式表示的具有存储、传输、处理信息能力的逻辑子系统的集合物。

一台数字计算机就是一个最完整的数字系统。

显然，数字系统的功能、性能、规模远远超出了一般中小规模数字逻辑电路的范围。

虽然数字系统可能涉及诸如机械学、化学、热学、电学、经济学之类工程技术问题，但从本质上看，数字系统的核心问题仍是逻辑设计问题。

这是因为，逻辑设计是实现子系统和整个系统的结构与功能的过程，从而最终完成系统所期望的信息处理、传输、存储任务。

传输是信息通过空间进行移动。

在逻辑电路中金属导线提供了信息传输的通路。

在并行传输中，一组导线中的每一条可以传递一个数字序列中的一位。

在串行传送中，用一条导线在时间上顺序地传送一个数字序列。

电子信号通过1m长的导线大约需要3.3ns时间。

存储是信息通过时间进行“搬运”。

在动态式存储器中，在规定的—个时间周期内信息用重复经过一个延迟线的办法来保存信息。

在静态式存储器中，在规定的—时间周期内向专用记忆部件写入或读出所需的信息。

处理是信息按运算规则通过变更已给信息来形成新的信息。

为了产生新的信息，必须对已给信息进行加工处理，其基本方法是算术运算和逻辑运算。

电子信号通过处理电路时也要花费时间。

图6.2(a)所示为数字系统的基本结构框图，它由输入部件、输出部件及逻辑系统构成。

逻辑系统包括存储部件、处理部件、控制部件三大子系统。

如果按控制与被控制的关系来分，存储部件和处理部件是被控部件，又称执行部件，它们受控于控制部件，在控制部件的命令下进行相应的动作。

存储部件和处理部件之间通过传输线相互连接。

由于传输信息和处理信息都要花费时间，因此存储部件和处理部件要求在规定的—时间间隔内源源不断地获得信息。

当信息被传送到处理部件且被处理时，存储部件则保存并源源不断地供给信息，而计算的结果又被返回传送到存储部件。

在数字系统中，这种活动是周期性的。

如图6.2(b)所示，存储部件获得信息(A)；该信息被传送到处理部件且被加工处理(B)；加工处理后的更新信息又被传送到存储部件(C)。

之后又开始另一个周期。

<<数字逻辑>>

编辑推荐

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>