

## <<CMOS电路活用技巧>>

### 图书基本信息

书名：<<CMOS电路活用技巧>>

13位ISBN编号：9787030341365

10位ISBN编号：7030341368

出版时间：2012-6

出版时间：科学出版社

作者：彭军

页数：215

字数：232250

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## <<CMOS电路活用技巧>>

### 内容概要

本书以CMOS的最小构成电路反相器为焦点，介绍CMOS器件的特点、结构、设计规则及制造方法。以标准逻辑电路为例，介绍了组合逻辑电路、时序逻辑电路的定义、基本电路结构及其应用举例。进而，介绍了接口的技巧和目前备受关注的模拟技术等。

本书还涉及大规模集成电路（LSI）的话题，介绍其分类及发展趋势，以及ASIC和存储器的基本技术。

本书可供半导体制造行业的技术人员阅读，也可供电子等相关专业师生参考。

## <<CMOS电路活用技巧>>

### 作者简介

大幸秀成

1982年毕业于爱媛大学电气工程专业，进入东京芝浦电气株式会社（现在的东芝）半导体事业本部，从事CMOS技术的标准逻辑工作。

致力于推进日本与欧美厂商的产品共同开发及全球标准化。

现在依然从事和CMOS相关的产品开发及技术市场工作。

主要著作：

《基本・C-MOS標準ロジックIC活用マスタ》（CQ出版社）

## &lt;&lt;CMOS电路活用技巧&gt;&gt;

## 书籍目录

第1章 CMOS器件的现状1.1 半导体器件的分类1.2 CMOS器件的特征1.3 CMOS产品的种类和特点第2章 CMOS的结构2.1 CMOS的结构2.2 设计规则2.3 CMOS的制造工程2.3.1 衬底材料的制作2.3.2 前工序2.3.3 后工序第3章 CMOS的基本特性与逻辑电路的基本结构3.1 CMOS的基本特性3.1.1 N-ch MOS FET的特性表达式3.1.2 P-ch MOS FET的特性表达式3.1.3 CMOS反相器的特性3.1.4 逻辑阈值电压3.1.5 过渡区中的输出电压3.1.6 电阻近似3.2 CMOS的特点3.2.1 功率消耗小3.2.2 能够在低电压下工作/工作电压范围宽3.2.3 噪声余量大3.2.4 容易集成化3.2.5 输入阻抗高3.2.6 基于输入电容的初次记忆3.3 基本逻辑电路3.4 正逻辑与负逻辑3.5 基本电路3.5.1 反相器3.5.2 NAND门3.5.3 NOR门3.5.4 AND,OR门3.5.5 传输门3.5.6 时钟脉冲门3.5.7 Exclusive OR/NOR门3.5.8 触发器3.6 CMOS的保护电路3.6.1 输入保护电路3.6.2 输出的保护3.6.3 电源/GND浮动时的保护第4章 CMOS器件的种类与特征4.1 CMOS标准逻辑4.1.1 双极逻辑的诞生4.1.2 CMOS逻辑的诞生4.2 74\*\*\*型的魅力4.2.1 BiCMOS逻辑的特征4.2.2 ECL的特征4.2.3 ASIC的问世与标准逻辑的需要4.2.4 单门逻辑的诞生4.2.5 低电压化的趋势4.2.6 封装的发展趋势4.3 存储器4.3.1 ROM4.3.2 RAM4.4 ASIC的种类与特征4.4.1 ASIC化的潮流4.4.2 半定制4.4.3 PLD4.4.4 门阵列4.4.5 标准单元4.4.6 全定制LSI4.5 半定制LSI的设计方法第5章 标准逻辑IC的功能与使用方法5.1 组合逻辑电路5.1.1 门电路5.1.2 门电路的应用举例5.1.3 特殊门电路5.1.4 开路漏极5.1.5 模拟开关5.1.6 总线缓冲器5.1.7 双向总线缓冲器5.1.8 总线缓冲器与总线的连接5.1.9 多路转换器/逆多路转换器/选择器5.1.10 在多变数1输出逻辑电路中的应用5.1.11 译码器/编码器5.1.12 使用译码器的CPU周边LSI的选择5.2 时序逻辑电路5.2.1 锁存器5.2.2 锁存器的应用举例5.2.3 总线数据的暂存记忆5.3 触发器5.3.1 触发器的动作5.3.2 触发器的应用举例5.3.3 总线的分配和保持电路5.3.4 计数器5.3.5 计数器的串级连接举例5.3.6 移位寄存器5.3.7 移位寄存器的应用举例5.3.8 单稳多谐振荡器5.3.9 单稳多谐振荡器的应用举例第6章 CMOS逻辑IC的特性6.1 CMOS器件的接口6.2 CMOS器件的标准接口6.2.1 CMOS的输入输出特性6.2.2 CMOS电平与TTL电平6.2.3 CMOS电平的趋势6.3 接口的专门技术6.3.1 扇出端数6.3.2 三态输出与输出冲突6.3.3 上冲/下冲,反射,激振噪声6.3.4 线连“或”电路与从低电压向高电压的电平变换6.4 电压变换接口6.4.1 从高电压向低电压变换的接口6.4.2 输出的容忍功能6.4.3 从低电压向高电压变换的接口6.4.4 高低/低高双向电压变换接口6.5 冒险6.5.1 冒险引起的故障6.5.2 晶体管与CMOS逻辑的接口6.5.3 高速接口(单端与差动传送)概要6.5.4 单端6.5.5 差动传送(异动)第7章 CMOS器件的失效模式7.1 器件自身的失效7.1.1 早期失效7.1.2 偶然失效7.1.3 耗损失效7.2 失效模式7.3 外来因素引起的失效7.3.1 ESD造成的损伤7.3.2 门锁造成的损伤第8章 器件模拟与传输模拟8.1 SPICE与IBIS8.1.1 SPICE8.1.2 IBIS8.1.3 IMIC8.2 LSI设计流程8.3 基于SPICE的器件/电路模拟8.3.1 器件模拟8.3.2 电路模拟8.3.3 SPICE模拟器的功能8.4 传输模拟8.4.1 数字信号的误解8.4.2 信号完整的基础——方波是危险的8.4.3 传输信号的高速化技巧8.4.4 传输线的等效电路8.4.5 基于IBIS的传输模拟8.4.6 EMI的法规参考文献

## <<CMOS电路活用技巧>>

### 编辑推荐

《CMOS电路活用技巧》可供半导体制造行业的技术人员阅读，也可供电子等相关专业师生参考。

<<CMOS电路活用技巧>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介, 请支持正版图书。

更多资源请访问:<http://www.tushu007.com>