

## <<EDA技术及其应用>>

### 图书基本信息

书名：<<EDA技术及其应用>>

13位ISBN编号：9787030207715

10位ISBN编号：7030207718

出版时间：2007-12

出版时间：科学出版

作者：潘松

页数：232

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## &lt;&lt;EDA技术及其应用&gt;&gt;

## 前言

随着电子技术的不断发展与进步,电子系统的设计方法发生了很大的变化,基于EDA技术的设计方法正在成为电子系统设计的主流,EDA技术已成为许多高职高专院校电类专业学生必须掌握的一门重要技术。

本书本着“理论够用、突出应用”的宗旨,是专为高职高专学校培养“技术能手”型学生编写的。本书在编写过程中,总结了几年来不同院校、不同专业EDA技术课程的教学经验,力求在内容、结构、理论教学与实践教学等方面充分体现高职教育的特点。

与同类书相比,本书具有以下特点:(1)教、学、做相结合,将理论与实践融于一体。

EDA技术及其应用是一门应用性很强的课程,我们在多年的教学过程中,一直采用教、学、做相结合的教学模式,效果良好。这种经验充分体现在本书内容的编排上,在章节的安排上,将理论与实践融于一体。

书中每个章节从最基本的应用实例出发,由实际问题入手引出相关知识和理论。

此外,本书还在各个章节安排了针对性较强的实验与实践项目,保证理论与实践教学同步进行。

### (2) 理论够用为度,着眼于应用。

考虑到高等职业教育的特点,本书在编写时按照贴近目标,保证基础,面向更新,联系实际,突出应用,以“必需、够用”为度的原则,突出重点,注重培养学生的操作技能和分析问题、解决问题的能力。

书中对EDA技术的基本理论、EDA工具QuartusII的使用方法、VHDL知识、FPGA开发技术等内容进行了必要的阐述,没有安排一些烦琐的器件工作原理分析等内容。

同时,本书十分注重EDA技术在实际中的应用,列举了大量应用实例,介绍利用CPLD / FPGA器件设计制作数字系统的步骤和方法,使学生能借助基本内容,举一反三,灵活应用。

例如,本书对DDS(直接数字综合器)原理的介绍以及与之相关的数字信号发生器EDA设计技术的介绍和实验安排的内容,恰好与今年全国高职高专电子设计竞赛第H题(信号发生器)的设计要求相吻合!

同时也说明了EDA技术在高职高专教学中的重要性。

### (3) 内容安排合理,注重速成。

一般来说,EDA技术的学习难点在于VHDL,语言,对此,本书基于高职教育的特点,在内容安排上放弃流行的计算机语言的教学模式,而以电子线路设计为基点,从实例的介绍中引出VHDL语句语法内容,通过一些简单、直观、典型的实例,将VHDL中最核心、最基本的内容解释清楚,使学生能在很短的时间内有效地把握VHDL,的主干内容,而不必花大量的时间去“系统地”学习语法。

本书可以作为高职高专与成人教育电类相关专业EDA技术课程教材。

全书共6章。

第1章简要介绍EDA技术和硬件描述语言的基本知识、EDA技术和VHDL的设计流程以及CPLD / FPGA的结构和工作原理。

第2章通过一个简单电路器件的功能实

## <<EDA技术及其应用>>

### 内容概要

《EDA技术及其应用》采用教、学、做相结合的教学模式，以提高实际工程应用能力为目的，通过实例引入，深入浅出地介绍EDA技术、VHDL硬件描述语言、FPGA开发应用及相关知识，并给出了丰富的EDA设计实例，使读者通过《EDA技术及其应用》的学习并完成推荐的实验后，能初步了解和掌握EDA的基本内容及实用技术。

全书内容分四部分，第一部分简要介绍了EDA的基本知识、常用的EDA基本工具使用方法和目标器件的结构原理；第二部分通过实例，以向导的形式介绍了三种不同的设计输入方法；第三部分对VHDL，的设计做了介绍；第四部分详细讲述了基于EDA技术的典型的设计项目。

各章都安排了相应的习题和有较强针对性的实验、设计实践要求。

书中给出的绝大部分VHDL设计实例和实验示例都在EDA实验系统上通过了硬件测试。

为了方便本课程的授课和实践指导，《EDA技术及其应用》配有与各章节内容完全对应的CAI教学课件。

《EDA技术及其应用》实用性强，可作为高职高专院校电子工程、通信、工业自动化、计算机应用技术、仪器仪表等专业的教材，也可作为相关专业技术人员的自学参考书。

## &lt;&lt;EDA技术及其应用&gt;&gt;

## 书籍目录

第1章 概述1.1 EDA技术1.2 EDA技术应用对象1.3 VHDL1.4 EDA的优势1.5 面向FPGA的EDA开发流程1.5.1 设计输入1.5.2 综合1.5.3 适配(布线布局)1.5.4 仿真1.6 PLD1.6.1 PLD的分类1.6.2 PROM可编程原理1.6.3 GAL1.7 CPLD的结构与可编程原理1.8 FPGA的结构与工作原理1.8.1 查找表逻辑结构1.8.2 FPGA的结构与原理1.9 硬件测试技术1.9.1 内部逻辑测试1.9.2 JTAG边界扫描测试1.10 FPGA / CPLD产品概述1.10.1 Altera公司FPGA和CPLD器件系列1.10.2 Lattice公司CPLD器件系列1.10.3 Xilinx公司FPGA和CPLD器件系列1.11 编程与配置1.12 FPGA配置器件1.13 QuartusII1.14 IP核1.15 EDA的发展趋势第2章 QuartusII设计向导2.1 原理图输入设计方法的特点2.2 原理图输入方式设计初步2.2.1 建立工作库文件夹和编辑设计文件2.2.2 创建工程2.2.3 功能分析2.2.4 编译前设置2.2.5 全程编译2.2.6 功能测试2.3 引脚设置和下载2.3.1 引脚锁定2.3.2 配置文件下载2.3.3 AS模式直接编程配置器件2.3.4 JTAG间接模式编程配置器件2.3.5 USB-Blaster编程配置器件使用方法2.4 层次化设计2.4.1 8位十进制计数器的设计2.4.2 硬件测试与实验2.5 8位十进制频率计设计2.5.1 时序控制器设计2.5.2 顶层电路设计与测试习题实验与实践2.1 8位十进制频率计设计2.2 用原理图输入法设计8位全加器2.3 计时系统设计2.4 数字系统设计第3章 宏功能模块应用3.1 流水线乘法累加器设计3.1.1 电路结构与工作原理3.1.2 电路结构与工作原理3.1.3 电路时序仿真与测试3.2 逻辑数据采样电路设计3.3 在系统存储器数据读写编辑器应用3.4 简易正弦信号发生器设计3.4.1 工作原理3.4.2 定制初始化数据文件3.4.3 定制LPM元件3.4.4 完成顶层设计3.5 嵌入式逻辑分析仪使用方法3.5.1 SignalTapII一般使用方法和实例3.5.2 编辑SignalTap 的触发信号3.6 FIFO模块定制3.7 嵌入式锁相环ALTPLL调用3.7.1 建立嵌入式锁相环元件3.7.2 测试锁相环3.8 优化设计3.8.1 流水线设计3.8.2 寄存器平衡技术3.9 时序设置与分析3.9.1 时序约束设置3.9.2 查看时序分析结果习题实验与实践3.1 流水线乘法累加器设计3.2 简易逻辑分析仪设计3.3 简易正弦信号发生器设计3.4 8位十六进制频率计设计3.5 利用LPMROM设计乘法器3.6 简易存储示波器设计3.7 LPM - FIFO实验第4章 应用VHDL设计数字系统第5章 VHDL设计技术深入第6章 实用状态机设计技术附录 EDA实验系统简介一、实验电路结构图二、Gw48EDA系统实验信号名与芯片引脚对照表参考文献

## &lt;&lt;EDA技术及其应用&gt;&gt;

## 章节摘录

Cyclone系列器件是Altera公司的一款低成本、高性价比的FPGA，它的结构和工作原理在FPGA器件中具有典型性，下面以此类器件为例，介绍FPGA的结构与工作原理。

Cyclone器件主要由逻辑阵列块LAB、嵌入式存储器块、I/O单元和PLL等模块构成，在各个模块之间存在着丰富的互连线和时钟网络。

Cyclone器件的可编程资源主要来自逻辑阵列块LAB，而每个LAB都由多个逻辑宏单元LE（Logic Element）来构成。

LE即是Cyclone FPGA器件的最基本的可编程单元，是表达：FPGA硬件逻辑资源的基本单元。

图1 - 15显示了Cyclone FPGA的LE的内部结构。

观察图1 - 15可以发现，LE主要由一个4输入的查找表LUT、进位链逻辑和一个可编程的寄存器构成。

4输入的LUT可以完成所有的4输入输出的组合逻辑功能，进位链逻辑带有进位选择，可以灵活地构成工位加法或者减法逻辑，并可以切换。

每一个LE的输出都可以连接到局部布线、行列、LUT链、寄存器链等布线资源。

每个LE中的可编程寄存器可以被配置成D触发器、T触发器、JK触发器和SR寄存器模式。

每个可编程寄存器具有数据、异步数据装载、时钟、时钟使能、清零和异步置位/复位输入信号。

LE中的时钟、时钟使能选择逻辑可以灵活配置寄存器的时钟以及时钟使能信号。

在一些只需要组合电路的应用中，对于组合逻辑的实现，可将该触发器旁路，LUT的输出可作为LE的输出。

LE有三个输出驱动内部互连，一个驱动局部互连，另两个驱动行或列的互连资源，LUT和寄存器的输出可以单独控制。

可以实现在一个LE中，LUT驱动一个输出，而寄存器驱动另一个输出。

因而在一个LE中的触发器和LUT能够用来完成不相关的功能，因此能够提高LE的资源利用率。

除上述的三个输出外，在一个逻辑阵列块中的LE，还可以通过LUT链和寄存器链进行互连。

在同一个LAB中的LE通过LUT链级联在一起，可以实现宽输入（输入多于四个）的逻辑功能。

## <<EDA技术及其应用>>

### 版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>